

# Problemas propuestos

- Dada los siguiente tabla de valores de tensión para entradas A, B y C y salida F (H valor de tensión más alto, L valor de tensión más bajo), indicar en notación decimal como suma de minterms o como producto de maxterms la función lógica correspondiente cuando:

- A.H, B.H, C.H y F.H.
- A.L, B.L, C.L y F.L.
- A.L, B.H, C.L, y F.H

A	B	C	F
L	L	L	H
L	L	H	L
L	H	H	H
L	H	H	H
H	L	L	L
H	L	H	L
H	H	L	L
H	H	H	H

- Dada la función lógica descrita en notación decimal:

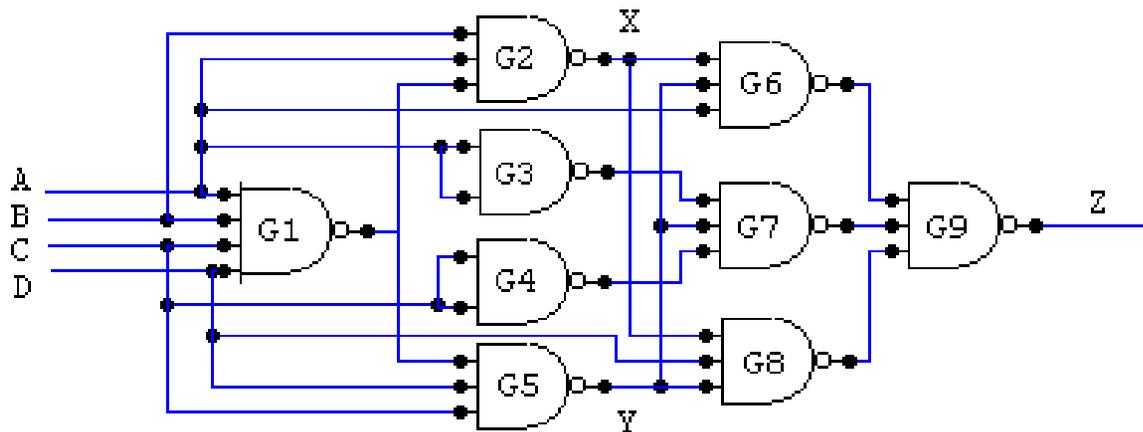
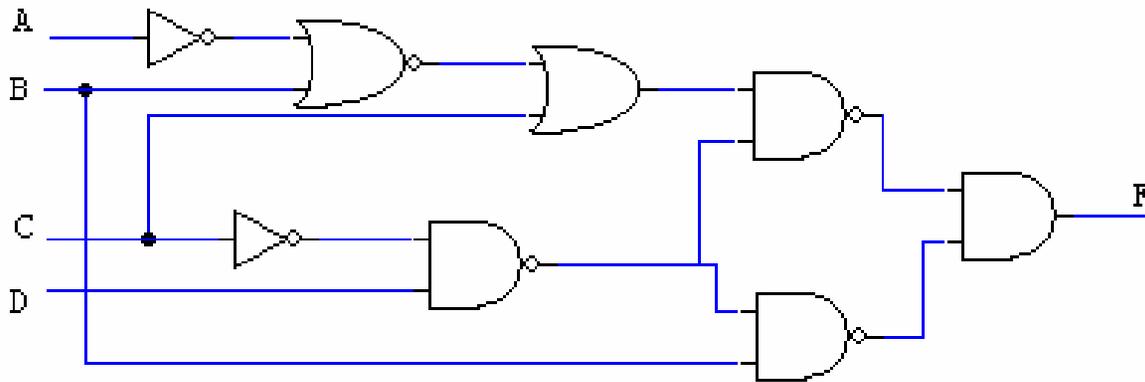
$$F(A,B,C) = \sum(0,2,4,5,7)$$

representar la tabla de valores de tensión (valores H y L) para:

- A.H, B.H, C.H y F.H.
- A.L, B.L, C.L y F.L.
- A.L, B.H, C.L, y F.H

# Problemas propuestos

- Encontrar las expresiones lógicas factorizadas correspondiente a los siguientes circuitos digitales.





# Problemas propuestos

- Obtener una implementación libre de peligros de la siguientes funciones lógicas

$$F(A, B, C, D) = \sum(0, 2, 3, 5, 7, 8, 12, 13)$$

$$F(A, B, C, D) = \prod(1, 2, 4, 5, 6, 7, 12, 15)$$

$$F(A, B, C, D, E) = \sum(0, 1, 2, 5, 9, 10, 13, 21, 25, 27, 29) + \sum \emptyset (3, 7, 11, 14, 15, 17, 18, 20, 22, 26, 30, 31)$$

$$F(A, B, C, D, E) = \sum(7, 8, 9, 12, 13, 14, 19, 23, 24, 27, 29, 30) + \sum \emptyset (1, 10, 17, 26, 28, 31)$$

$$F(A, B, C, D, E) = \sum(5, 6, 8, 9, 13, 15, 16, 19, 20, 22, 25, 27, 28, 31) + \sum \emptyset (3, 4, 11, 12, 14, 18, 21, 24)$$

# Problemas propuestos

- Realizar una implementación en dos niveles de las siguientes funciones, utilizando en notación (Primer Nivel/Segundo Nivel) las puertas lógicas indicadas, y puertas lógicas NOT sólo en las implementaciones que sea absolutamente necesario: a) NAND/NAND, b) NOR/NOR; c) OR/AND; d) AND/NOR.

$$F.L=[F(A, B, C)].L = [AB + \bar{B} C + \bar{A} \bar{C}].L, \text{ con A.L, B.L y C.H.}$$

$$F.L=[F(A, B, C)].L = [(A + \bar{B} + \bar{C}) (B + C) (\bar{A} + B)].L, \text{ con A.H, B.H y C.L.}$$

$$F.L = [F(A, B, C, D)].L = [\bar{A} \bar{C} D + B \bar{C} D + A B \bar{C} + \bar{A} \bar{B} C + A \bar{B} \bar{D}].L, \\ \text{con A.L, B.H, C.L y D.H.}$$

$$F.H=[F(A, B, C, D)].H = [(\bar{B} + C + D) (B + \bar{D}) (\bar{A} + C) (\bar{A} + \bar{B})].H, \text{ con A.L,} \\ \text{B.L, C.L y D.H.}$$

$$F.L=[F(A,B,C,D,E)].L = [\bar{A}BDE + \bar{A}\bar{B}\bar{D}E + \bar{A}\bar{C}E + \bar{B}\bar{C}E + \bar{C}\bar{D}].L, \text{ A.L, B.H,} \\ \text{C.H, D.H y E.L.}$$

# Problemas propuestos

- Realizar una implementación en dos niveles de las siguientes funciones, utilizando en notación (Primer Nivel/Segundo Nivel) las puertas lógicas indicadas, y puertas lógicas NOT sólo en las implementaciones que sea absolutamente necesario: a) NAND/NAND, b) NOR/NOR; c) OR/AND; d) AND/NOR.

a) 
$$F1(A, B, C) = B\bar{C} + \bar{B}\bar{C} + A\bar{B}C + \bar{A}BC$$
$$F2(A, B, C) = B\bar{C} + A\bar{B}C$$
$$F3(A, B, C) = \bar{B}\bar{C} + \bar{A}BC$$
Para A.H, B.L, C.L, F1.L, F2.H y F3.L.

b) 
$$F1(A, B, C, D) = \bar{A}\bar{B}C + \bar{A}C\bar{D} + \bar{B}C\bar{D}$$
$$F2(A, B, C, D) = \bar{A}C\bar{D} + A\bar{D}$$
$$F3(A, B, C, D) = \bar{B}C\bar{D} + A\bar{D}$$
Para A.L, B.L, C.H, D.H, F1.H, F2.L y F3.H.

c) 
$$F1(A, B, C, D) = (\bar{A} + \bar{B} + \bar{C}) \cdot (\bar{A} + B + D) \cdot (A + B + D) \cdot (\bar{B} + C)$$
$$F2(A, B, C, D) = (\bar{A} + B + D) \cdot (\bar{B} + C) \cdot (B + C)$$
$$F3(A, B, C, D) = (\bar{A} + \bar{B} + \bar{C}) \cdot (A + B + D) \cdot (B + C)$$
Para A.L, B.H, C.L, D.H, F1.H, F2.L y F3.L.

# Problemas propuestos

- Diseñar usando solamente puertas NAND y solamente puertas NOR el circuito correspondiente a las siguientes expresiones lógicas factorizadas:

$$Z.L = [(\bar{A} + B) (\bar{C} + D) + E \bar{F}].L \text{ para } A.H, B.H, C.L, D.L, E.L, F.H$$

$$Z.H = (A \bar{B} + \bar{C} D) E + F, \text{ para } A.L, B.H, C.L, D.H, E.H, F.L$$

$$Z.L = \bar{B} C (A + E) + D (AE + B \bar{C}) + \bar{A} \bar{D} \bar{E}, \text{ para } A.H, B.L, C.L, D.H, E.H$$

$$Z.H = [C + (A + B) DE] [D + E + AB] \text{ para } A.L, B.H, C.H, D.L, E.L$$

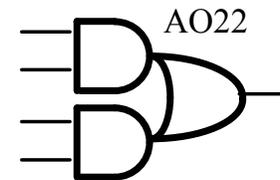
$$Z.L = (A + ((B + C) (D + E))) \cdot (((F + G) (\bar{B} + \bar{E})) + \bar{A})$$

para A.L, B.L, C.H, D.H, E.L, F.H, G.L

- Como resultado de una minimización multinivel se han generado las siguientes expresiones lógicas:

$$F1 = (C + (\bar{A} + B) \cdot (\bar{D} + E)) \cdot (\bar{C} + (B + \bar{E}) \cdot (A + D))$$

$$F2 = (\bar{C} + (\bar{A} + B) \cdot (\bar{D} + E)) \cdot (C + (\bar{B} \cdot (\bar{A} + \bar{D})))$$



Implementar las expresiones lógicas dadas para F1 y F2 utilizando el menor número de elementos lógicos del tipo AO22 e inversores, para F1.H, F2.L, A.H, B.H, C.L, D.L, E.H.