

Grado en Ingeniería de Tecnologías de Telecomunicación. Curso 2018/2019. 2º curso.
Examen Práctico de Electrónica Digital I. Santander, 1 de Febrero de 2019.

1º. Diseñar un circuito aritmético que tenga dos entradas, X e Y, y una salida Z, todas ellas de cuatro bits para números descritos en complemento-2 y dos entradas de control C1 y C0, que realice las siguientes cuatro operaciones aritméticas: X PLUS Y, X MINUS Y, Y, MINUS Y.

a) (0.5 puntos) Diseñar el circuito usando únicamente los siguientes dispositivos de la familia 74 y en el menor número posible:

- 74LS83: Sumador completo de cuatro bits,
- 74LS86: Cuatro puertas EXOR de dos entradas
- 74LS08: Cuatro puertas AND de dos entradas

b) (1.5 puntos) Simular el circuito mediante Circuit Maker probando 20 combinaciones variadas de valores positivos y negativos en las entradas X e Y mediante un *Data Sequencer*, y simular el circuito para cada una de las cuatro operaciones. Comprobar mediante los resultados de la simulación que el circuito opera correctamente, teniendo en cuenta que puede haber overflow. En el caso de que el circuito no opere correctamente rehacer el diseño del circuito y volver a simular. Apuntar los resultados obtenidos en hexadecimal y en complemento-2.

c) (3 puntos) Montar el circuito sobre una regleta y verificar el funcionamiento del circuito sobre el analizador lógico LA5240. Introducir los mismos valores de X e Y que se utilizaron durante la simulación en el generador de patrones, y aplicar C1 y C0 conectando directamente a Vcc o GND. Comprobar la operación del circuito midiendo la salida Z con el analizador lógico. Comparar los resultados con los obtenidos por simulación y rehacer el circuito en el caso de que no opere bien.

2º. Diseñar un circuito digital que tiene como entradas 4 dígitos de tres bits que son números binarios sin signo con valores entre 0-7. Los 4 dígitos forman una clave de entrada que debe compararse a la clave interna "3160". Las salida ZC indican si la clave introducida es correcta, la salida ZI indica si la clave introducida es incorrecta, y la salida Z indica el número de dígitos correctos en la clave (entre 0 y 4).

a) Desarrollar el código VHDL para el circuito en Quartus II. Crear un proyecto usando el dispositivo Cyclone II EP2C35F672C6 y compilar la descripción depurando errores. (1.5 puntos)

b) Simular el circuito usando veinte combinaciones aleatorias de valores las entradas obteniendo los resultados ZC, ZI y Z, comprobando que son correctos. Si al cargar datos no aparece la combinación con todos los dígitos correcta introducirla en el fichero (seleccionar una parte de la forma de onda de una entrada con el ratón, y pulsar el botón \bar{x} , en la ventana que aparece introducir el valor en el campo *Numeric or named value:*, y pulsar OK). (1 punto)

c) Modificar el código VHDL de forma que las entradas y la salida Z se visualicen en displays de 7-segmentos. Implementar el circuito sobre la tarjeta DE2 suponiendo que las entradas se introducen mediante switches, la salida ZC se muestra en un led verde, la salida ZI en un led rojo, y los 4 dígitos de entrada y la salida Z se visualizan en displays de 7 segmentos. Probar que el circuito funciona correctamente. (2.5 puntos)