

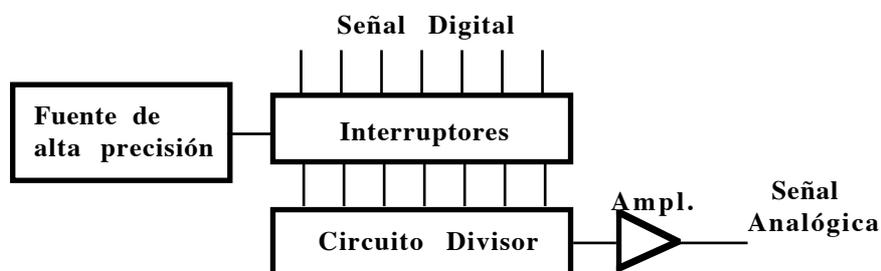
Tema 8. Convertidores digital-analógico (D/A) y analógico-digital (A/D).

Los convertidores digital-analógico (D/A) y analógico-digital (A/D) son el interfaz entre el mundo real o analógico, y el mundo de la computación o digital. Una señal analógica transmite información en función de su nivel de tensión o de intensidad, frecuencia u otras variables continuas. Una señal digital almacena la información mediante una serie de bits que están fijados a unos rangos de tensión alto o bajo, que se consideran como 1 ó 0 lógico. Los convertidores D/A y A/D son necesarios, ya que la mayoría de los sistemas de control convierten fenómenos físicos como la temperatura, presión, peso, etc a señales eléctricas o viceversa. Por tanto, las entradas y salidas del sistema deberán ser analógicas. Por otro lado, los sistemas electrónicos digitales son menos sensibles al ruido que los sistemas analógicos y permiten procesar los datos mediante circuitos digitales más rápidos y más precisos que los circuitos analógicos. Según esto, en un sistema electrónico se requerirá un convertidor A/D que transforme las entradas analógicas en señales digitales, un circuito digital que procese los datos, generando unas salidas digitales, y un convertidor D/A, que transforme las señales digitales en analógicas.

Seguidamente se estudian algunas estructuras típicas para realizar conversiones D/A y A/D, comenzando por las primeras, ya que muchas estructuras de convertidores A/D utilizan convertidores D/A. En este estudio no se detallan en profundidad los problemas de diseño electrónico de los dispositivos, sino que se estudian estas estructuras desde un punto de vista general.

Convertidores D/A.

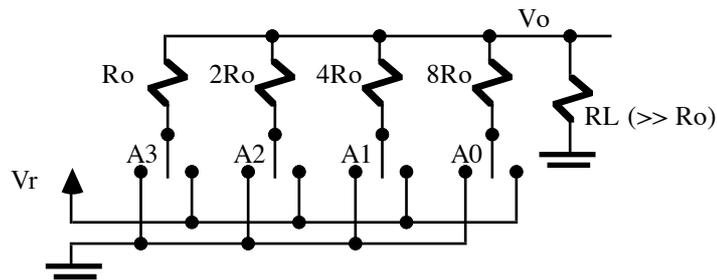
Los convertidores A/D están formados por tres partes como se muestra en la siguiente figura: un sistema de interruptores controlado por entradas digitales que están en estado abierto o cerrado, un circuito divisor que genera un valor analógico en función de los interruptores abiertos y cerrados, y una fuente de tensión de alta precisión. Este circuito puede mejorarse mediante la amplificación de la señal en el circuito divisor que le haga insensible a las cargas conectadas en la salida.



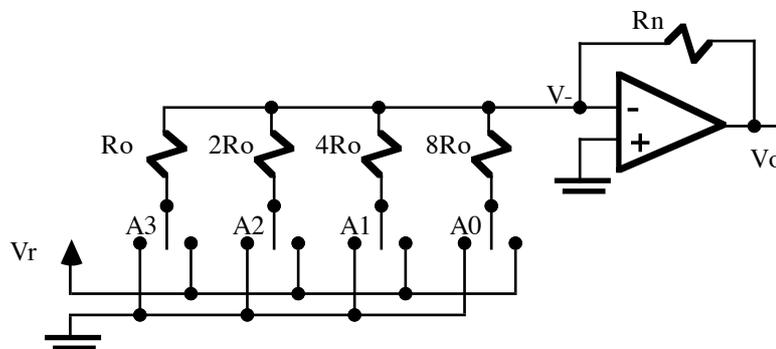
Un ejemplo de convertidor D/A de cuatro bits se muestra en la siguiente figura, que corresponde aun convertidor A/D de resistencias ponderadas, donde las resistencias que

aparecen se dividen por dos sucesivamente desde el bit menos significativo hasta el bit más significativo. La entrada del circuito es un señal digital formada por una palabra de cuatro bits (A_3, A_2, A_1, A_0), que activa a unos interruptores, de forma que si el bit A_i es 1 el interruptor está cerrado, y si es 0 está abierto; la salida es una señal analógica V_o . En esta figura se utilizan interruptores ideales, en los circuitos reales estos interruptores se realizan mediante circuitos electrónicos, ya estén formados por diodos, por transistores bipolares o por transistores FET. Estos interruptores influyen en las prestaciones del convertidor, ya que debido al diseño electrónico en las salidas del interruptor no se tendrán los valores V_r o GND, sino que modificarán ligeramente estos valores, además esa modificación puede ser distinta para cada interruptor ya que no son electrónicamente idénticos, presentado ligeras variaciones entre cada uno de ellos.

Estudiamos el circuito divisor en función de la tensión V_r aplicada al circuito y del valor lógico A_i que será 1 si el interruptor está cerrado y 0 si el interruptor abierto (se aplica los conocimientos de teoría de circuitos utilizando el teorema de superposición y divisores de tensión). Resolviendo el circuito de resistencias se obtiene que $V_{out} = V_r (8/15 A_3 + 4/15 A_2 + 2/15 A_1 + 1/15 A_0) = V_r/15 (8 A_3 + 4 A_2 + 2 A_1 + A_0)$. Observe que si $V_r = 15V$, V_{out} toma el valor de tensión en voltios correspondiente al número codificado en binario en voltios.



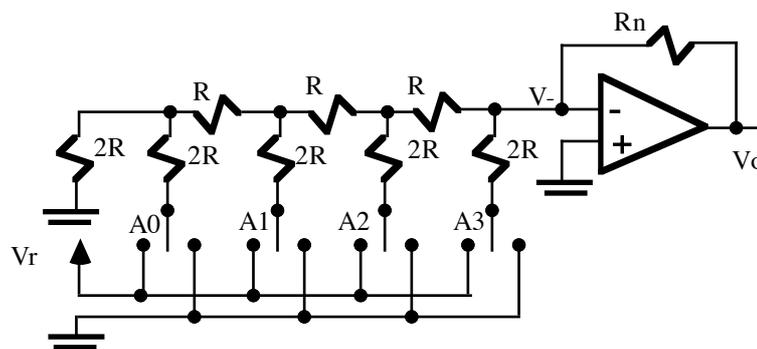
El convertidor D/A de la siguiente figura es un convertidor D/A basado en resistencias ponderadas con amplificador en el salida.



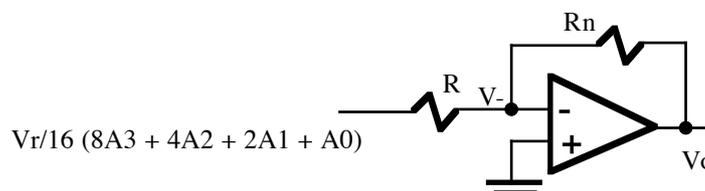
El cálculo de la tensión analógica V_o , se realiza teniendo en cuenta que en este circuito $V_- \approx 0$ ($V_- \approx V_+$) y que la intensidad que circula por la entrada I- del amplificador

es aproximadamente 0 (suponiendo el amplificador operacional ideal). Según esto, igualando intensidades, planteamos que $-V_o/R_n = (V_r/R_o) \cdot A_3 + (V_r/2R_o) \cdot A_2 + (V_r/4R_o) \cdot A_1 + (V_r/8R_o) \cdot A_0$, donde A_i toma los valores lógicos 0 ó 1. Despejando $V_o = -V_r \cdot (R_n/8R_o) \cdot (8A_3 + 4A_2 + 2A_1 + A_0)$. Según esta expresión si consideramos $R_n = R_o/2$, y $V_r = -16V$, si $A = 0000$ entonces, $V_o = 0$; $V_o = 1V$ si $A = 0001$, $V_o = 2V$ si $A = 0010$, ..., $V_o = 15V$ si $A = 1111$.

Un problema de un convertidor D/A de este tipo, es que cuando se utiliza para un número de bits de entrada alto, doblar continuamente el valor de la resistencia lleva a valores de resistencia muy altos que ocupan mucho espacio en un circuito integrado. Además, un circuito de este tipo es muy sensible a variaciones en los valores de las resistencias debido a los procesos de fabricación. Estas desventajas pueden evitarse utilizando un circuito del tipo de la siguiente figura, para una entrada digital de cuatro bits, en el que ya se ha incluido un amplificador para la salida del circuito divisor (V_-). Este convertidor D/A se denomina convertidor en escalera R-2R.

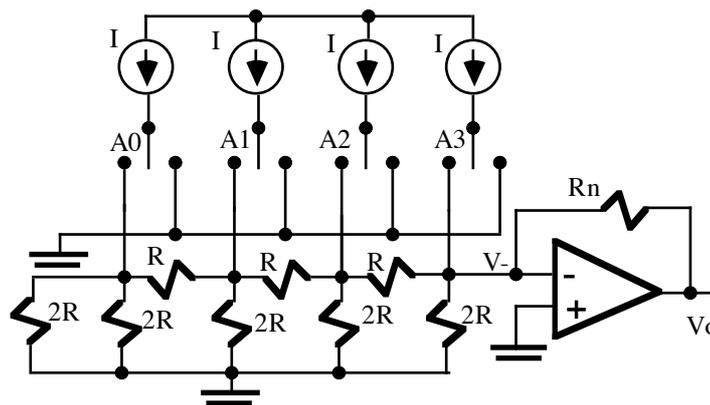


Estudiando el circuito, calculando V_- mediante la sucesiva aplicación del teorema de Thevenin, comenzando desde el bit menos significativo A_0 y siguiendo hasta el más significativo A_3 se obtiene el circuito equivalente de la siguiente figura. Suponiendo un amplificador ideal $V_- \approx 0$ e $I_- \approx 0$, lo que implica que las intensidades I_R e I_{R_n} son iguales, se obtiene que $V_o = -V_r R_n / 16R \cdot (8A_3 + 4A_2 + 2A_1 + A_0)$, con lo que V_o es una tensión analógica dependiente del valor de la palabra binaria.



Los métodos vistos hasta ahora están basados en división del voltaje. El siguiente método utiliza la intensidad como elemento a dividir. Este método tiene la ventaja de ser más rápido que el basado en voltaje debido a los interruptores. En el caso de divisores de

voltaje los interruptores se realizan con transistores bipolares en dos estados: corte ó saturación, en divisores de intensidad los interruptores estarán en dos estados: corte o zona activa directa. En el tema III se estudió que sacar a un transistor de saturación es relativamente lento, por lo que es mayor el tiempo de conmutación del interruptor en divisores de voltaje que de corriente. El siguiente circuito es un convertidor D/A con divisor de corriente basado en la escalera R-2R. Para estudiar este circuito se debe aplicar el teorema de Norton desde el bit menos significativo A0 hacia el bit más significativo A3. Al hacerlo se obtiene una expresión para $V_o = I R_n / 8 (8A_3 + 4A_2 + 2A_1 + A_0)$



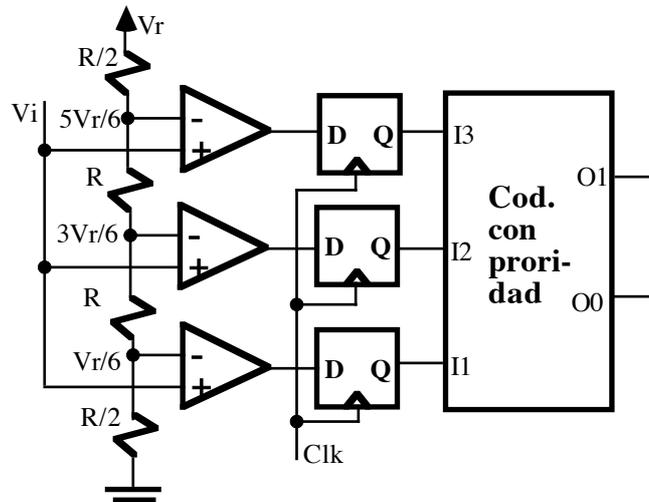
Los componentes de un convertidor D/A no son ideales, las resistencias no tienen un valor exacto, los interruptores y los amplificadores no se comportan idealmente, etc. Se debe medir la calidad de un convertidor D/A mediante una serie de parámetros como son:

- Resolución: número de bits de entrada N que admite el convertidor, en función de este número se calcula el número de tensiones analógicas posibles como $1/2^N$.
- Linealidad: la tensión analógica medida en la salida debe ser una función lineal del valor digital aplicado en las entradas, es decir los incrementos de tensión analógica para cada incremento del valor digital deben ser iguales; la linealidad es la medida de esta propiedad.
- Precisión: diferencia entre la tensión analógica medida en la salida, y la tensión esperada para el caso ideal.
- Tiempo de establecimiento: intervalo que transcurre desde un cambio en las entradas hasta que la salida se aproxima suficientemente a su valor final.
- Sensibilidad a la temperatura: variación del valor de tensión en la salida en función de la temperatura.

Convertidores A/D.

Seguidamente, estudiamos algunas estructuras básicas de convertidores analógico-digital (A/D). La primera estructura que estudiamos es el método paralelo, basado en la utilización de comparadores analógicos y circuitos digitales como los codificadores con

prioridad. Un ejemplo de este método, para un convertidor de 2 bits se muestra en la siguiente figura.

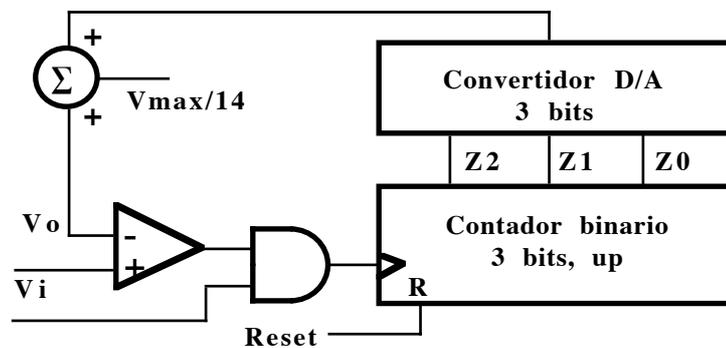


El comparador genera en su salida un valor de tensión alto (1 lógico) cuando la tensión en la entrada $V+$ es mayor que en la entrada $V-$, en caso contrario genera un valor de tensión bajo (0 lógico). Cuando V_i pertenece al intervalo $(0, Vr/6)$ ninguna de las salidas del comparador estará a 1, y por tanto ninguna de las entradas I_i del codificador estará a ese valor lógico, luego la salida del codificador será $O1O0 = (00)$. Si V_i está en el intervalo $(Vr/6, 3Vr/6)$, la salida del comparador inferior de la figura 4 está a 1 permaneciendo los demás a 0, la salida del codificador con prioridad será ahora $O1O0 = (01)$, y así cuando V_i esté en el intervalo $(3Vr/6, 5Vr/6)$ $I2$ e $I1$ tomarán el valor 1, y las salidas tomarán el valor 10, y cuando V_i esté en el intervalo $(5Vr/6, Vr)$ los tres comparadores estarán a 1, y la salida será 11.

En este método de convertidor A/D para codificar el valor digital en N bits se requieren $2^N - 1$ comparadores y registros (para almacenar las salidas de los comparadores como valores lógicos) y un codificador con prioridad para convertir los valores almacenados en los registros. Este circuito realiza la conversión en un único ciclo de reloj, pero requiere un elevado número de elementos en cuanto N es alto: para $N = 10$ se necesitan 1023 comparadores y registros y un codificador con prioridad de 1023 a 10; por ello, esta estructura de convertidor es irrealizable.

Otros métodos realizan la conversión A/D en varios ciclos de reloj. Existen muchos métodos de este tipo de convertidores, en los que se utiliza un convertidor D/A para aproximar la solución digital que se genera en cada ciclo a la solución final. El método de convertidor contador se basa en el esquema similar al de la figura siguiente, para un convertidor A/D de 3 bits (puede aumentarse la estructura para más bits). Inicialmente el contador debe almacenar el valor 0, por lo que debe disponer de un sistema de Reset que le lleve a ese valor de cuenta. El valor digital del contador se convierte a un valor analógico

mediante un convertidor A/D, y a este valor se le añade mediante un circuito sumador analógico una tensión offset que permita centrar los intervalos de valores analógicos que corresponden a un valor digital. Este elemento debe sumar $V_{max}/(2^N-1)/2$, donde el rango de la tensión de entrada está entre 0 y V_{max} , y N es el número de bits de salida. Para tres bits se obtienen los intervalos $(0, V_{max}/14)$, $(V_{max}/14, 3V_{max}/14)$, $(3V_{max}/14, 5V_{max}/14)$, ..., $(13V_{max}/14, V_{max})$, ocho intervalos en total.



La señal de entrada V_i se compara con la señal de salida del sumador V_o que inicialmente es $V_{max}/14$ ya que el contador está a 0. Cuando la tensión en V_i es mayor que en V_o , la salida del comparador está a 1, y si es menor se fija a 0. Mientras que la salida del comparador esté a 1 el reloj llega hasta el contador, con lo que se realiza una cuenta hacia arriba. Al contar también aumenta el valor de V_o . El contador cuenta hasta que $V_o > V_i$, con lo que la salida del comparador está a cero, el reloj no llega hasta el contador, el valor de cuenta se mantiene y se obtiene el resultado digital de la conversión como la cuenta almacenada en el contador. Esta misma función se puede realizar conectando directamente la salida del comparador a una entrada de habilitación de cuenta (Count Enable), si el contador dispone de ella, y conectando directamente la señal Clk al reloj del contador.

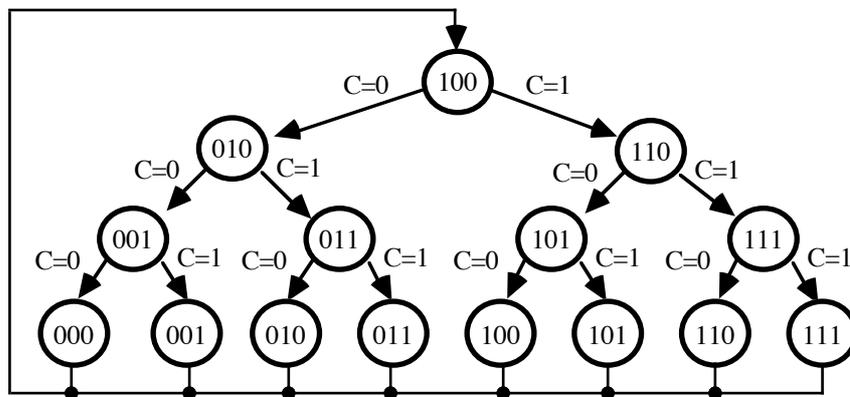
En este caso se requieren al menos ocho ciclos para determinar el valor digital, siete ciclos de cálculo del valor digital, para el cálculo del valor digital más alto en el peor caso, más un ciclo en el que se realiza la lectura de los datos de salida y se inicializa el contador para la siguiente lectura. Para un convertidor A/D de N bits se necesitan al menos 2^N ciclos bajo esta estructura.

Otra estructura capaz de hacer la conversión en menor tiempo es el convertidor A/D por aproximaciones sucesivas. Este método se basa en comparar sucesivamente si la medida está en el semi-intervalo superior o en el inferior del rango de medidas posibles para así ir aproximándose al valor digital final en N ciclos, donde N es el número de bits de salida. Se necesita al menos un ciclo más para realizar la operación de inicialización y de lectura del valor digital (o dos si se realizan estas operaciones por separado). Esta estructura requiere de un convertidor D/A de N bits junto con el sumador analógico como en la estructura anterior, un registro de N elementos (de 0 a $N-1$) con pesos binarios (de 2^0

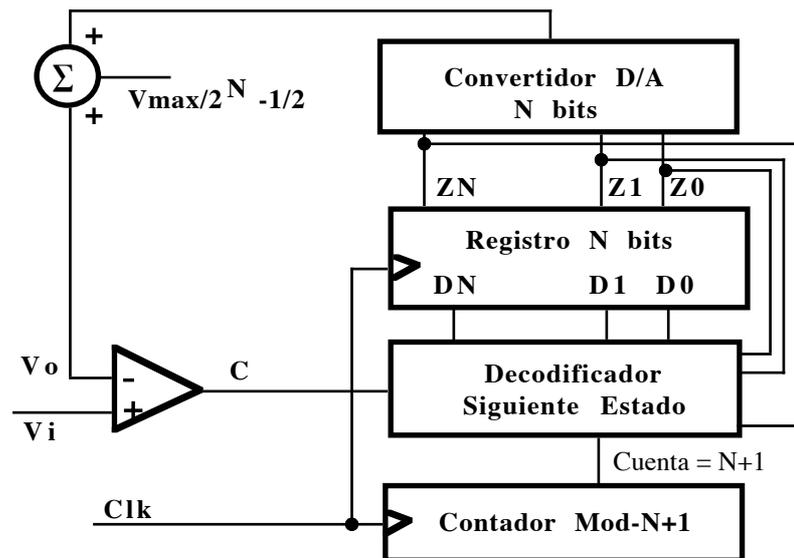
a 2^{N-1}), un comparador analógico y puertas lógicas para realizar el decodificador de siguiente estado de los registros. El proceso de cálculo del valor digital sigue estos pasos:

- 1.- $X = N-1$. Inicialización del registro $N-1$ a 1 lógico, el resto de registros con índice menor que X se fija a 0 lógico.
- 2.- Conversión del contenido de los registros en un valor analógico con el convertidor D/A.
- 3.- Comparar el valor de la salida del convertidor D/A con el valor de entrada V_i . Si V_i es menor se fija a 0 el registro X , en caso contrario se mantiene a 1.
- 4.- $X = X-1$ (siguiente registro de mayor a menor peso). Mientras que queden registros por estudiar ($X \geq 0$), fijar el registro X a 1 y volver al paso 2.
- 5.- Finalizado el proceso los registros contienen la codificación binaria del valor analógico V_i .

Para un convertidor A/D de tres bits, la evolución del contenido de los registros es el indicado en la siguiente figura, donde C es la salida del comparador analógico. Como se observa en la figura se requieren cuatro ciclos, los tres primeros o superiores corresponden a los valores por los que pasa el registro durante el cálculo del valor digital, y cuya evolución depende del valor en la salida del comparador analógico. El cuarto ciclo corresponde a la lectura del resultado final, y al recomienzo del proceso de conversión.



Un convertidor A/D de N bits para esta estructura se muestra en la figura. Como hecho relevante se usa un convertidor de ciclo $N + 1$ (por ejemplo un contador en anillo) para determinar el ciclo de operación y realizar la operación de inicialización y lectura de datos. El decodificador del siguiente estado debe realizarse sabiendo que en el ciclo $N+1$ (indicado por el contador) el registro debe cargarse al valor inicial (bit $N-1$ a 1, y el resto de los bits a 0), en caso contrario la evolución dependerá del valor de la salida del comparador.



Un convertidor A/D será descrito por un conjunto de especificaciones como son:

- Tensión analógica de entrada: máximo margen permisible de tensión a la entrada.
- Precisión: margen de error en la entrada debido a todas las posibles fuentes de error.
- Impedancia de entrada.
- Tiempo de conversión.
- Formato: tipo de codificación binaria del resultado.

Como se ha visto la conversión A/D se realiza en varios ciclos en los que debe mantenerse constante el valor en la entrada analógica V_i del convertidor. Para evitar fluctuaciones en la señal de entrada los convertidores A/D necesitan además circuitos analógicos de muestreo y mantenimiento (sample and hold). El proceso de toma de medidas en un sistema debe realizarse a una frecuencia de muestreo determinada dada por el teorema de muestreo ($1/s f_m$, donde f_m es la frecuencia mayor de la señal en su componente espectral). La señal analógica muestreada se convierte a una señal digital, que es procesada mediante un circuito digital y vuelta a convertir a un valor analógico.