

Tema 3. Circuitos Electrónicos Digitales

- Caracterización de los circuitos electrónicos digitales.
- Circuitos Digitales Bipolares.
- Circuitos Digitales MOS.

Caracterización de circuitos electrónicos digitales

- Tipos de circuitos electrónicos digitales.
- Parámetros de caracterización de los circuitos electrónicos digitales.

Circuitos digitales

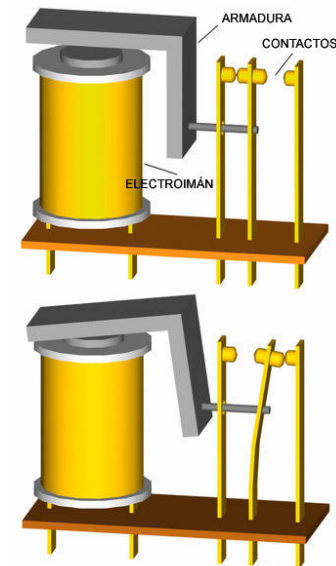
- Un circuito digital se puede realizar en diversas tecnologías: mecánica, electromecánica, óptica, magnética, pero en la actualidad se utiliza la tecnología microelectrónica (nanoelectrónica) basada en dispositivos electrónicos realizados sobre materiales semiconductores, normalmente Silicio .
- Ninguna otra tecnología permite la integración de millones de dispositivos operando conjuntamente de forma fiable en un espacio tan reducido a tan alta velocidad.



Válvula de vacío

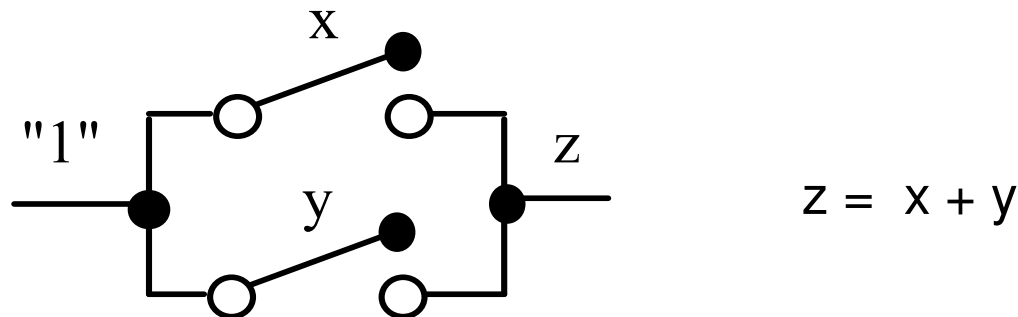
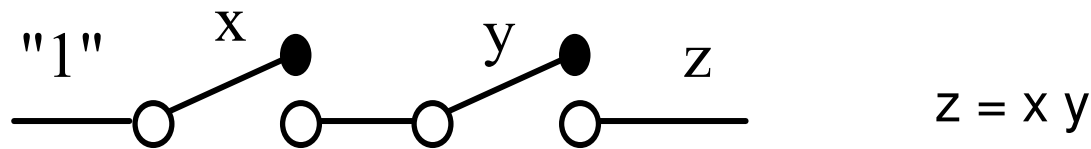
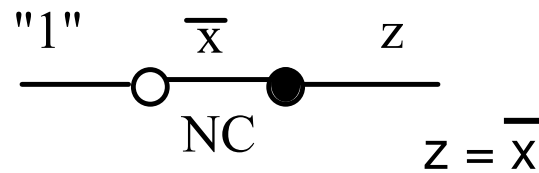
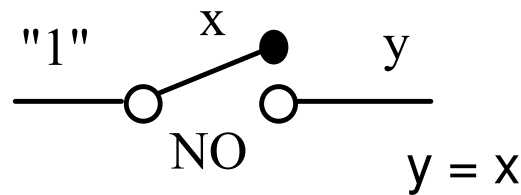


Relé



Circuitos digitales

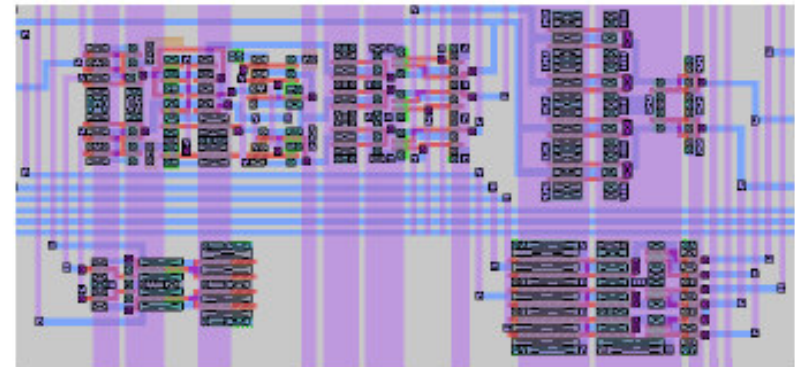
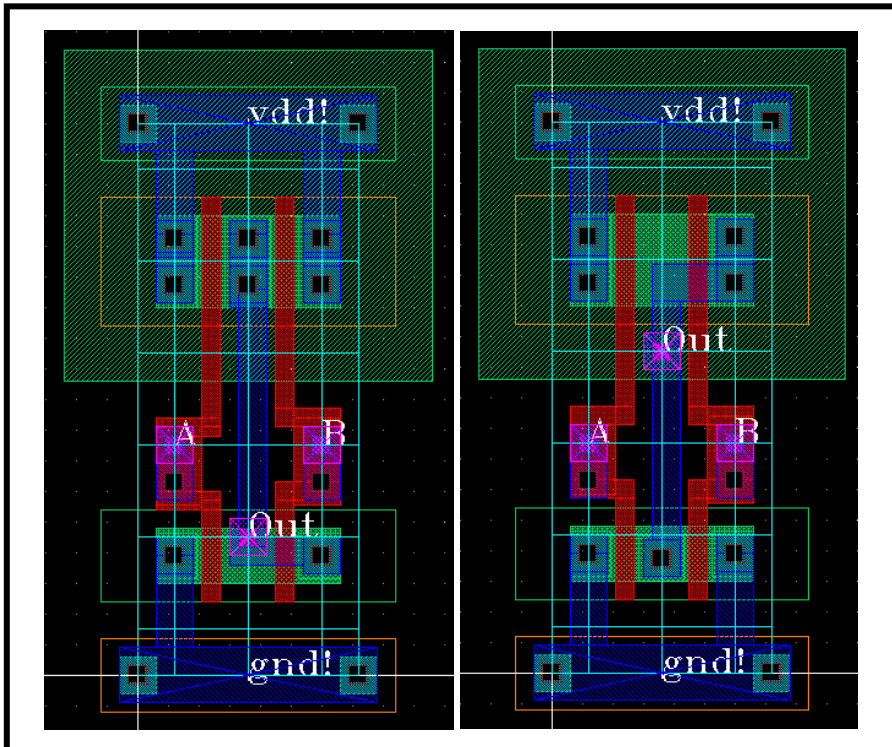
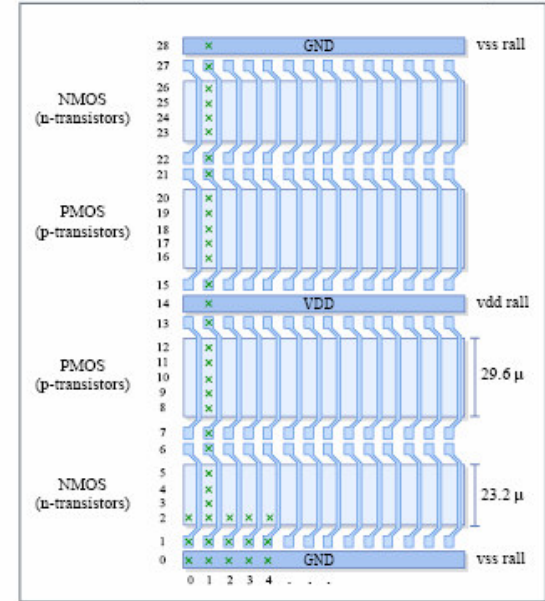
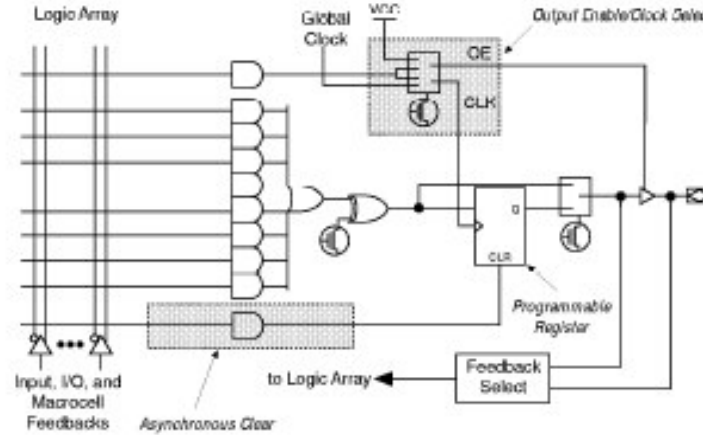
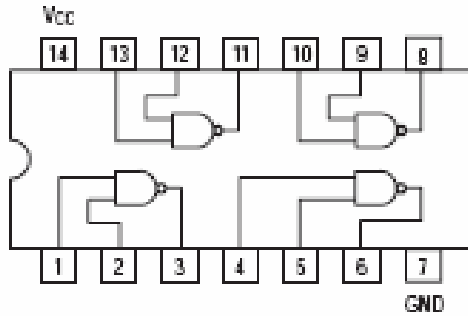
- Los circuitos digitales basados en relés (relevadores) utilizan el concepto de conmutador para implementar las funciones lógicas.



Circuitos electrónicos digitales

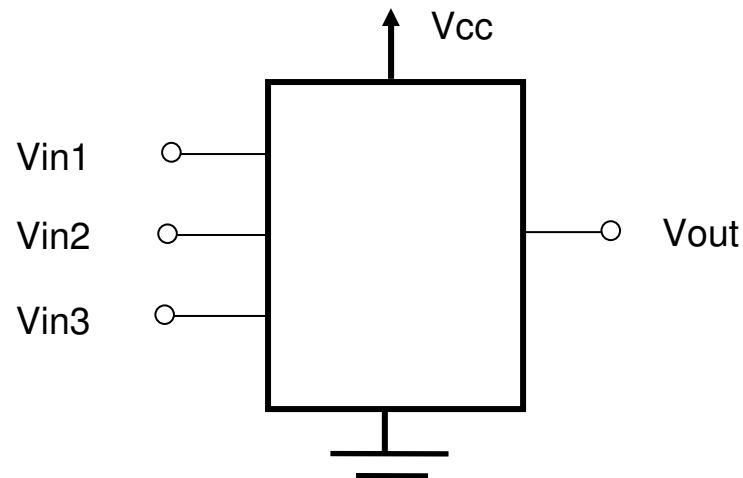
- Clasificación por tamaño:
Circuitos SSI (small-scale integration): menos de 10 puertas lógicas .
Circuitos MSI (medium-scale integration): 10-100 puertas lógicas.
Circuitos LSI (large-scale integration): 100-1000 puertas lógicas.
Circuitos VLSI (very-large-scale integration) más de 1000 puertas lógicas. Ahora mismo se fabrican circuitos con millones de puertas lógicas.
- Clasificación por filosofía de diseño:
Circuitos electrónicos SSI/MSI (elementos discretos).
Dispositivos Lógicos Programables ("PLDs").
Gate Arrays ("Matrices de puertas").
Standard Cells.
Full Custom.

Circuitos electrónicos digitales



Circuitos electrónicos digitales

- Un circuito electrónico digital corresponde a un circuito formado por circuitos electrónicos activos (transistores, diodos, etc) y pasivos (resistencias, condensadores, etc) conectado entre tensión de alimentación (V_{cc} , V_{dd}) y tierra (Gnd). En las entradas se introducen valores de tensión entre Gnd y V_{cc} y en la salida se obtienen valores de tensión entre V_{cc} y Gnd.
- Tanto en la entrada como en la salida los valores están cuantificados, de forma que en una primera aproximación se pueden dividir en dos rangos un nivel de tensión alto L (0 lógico, entre Gnd y V_l) y un nivel de tensión bajo H (1 lógico, entre V_h y V_{cc}).



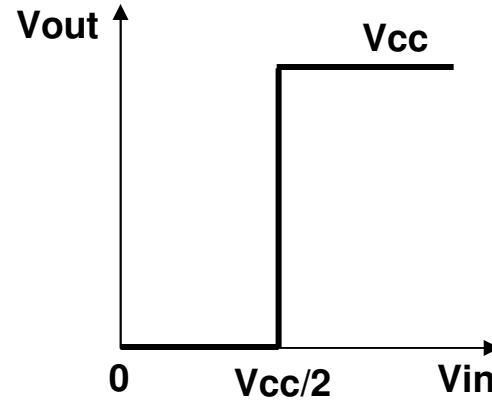
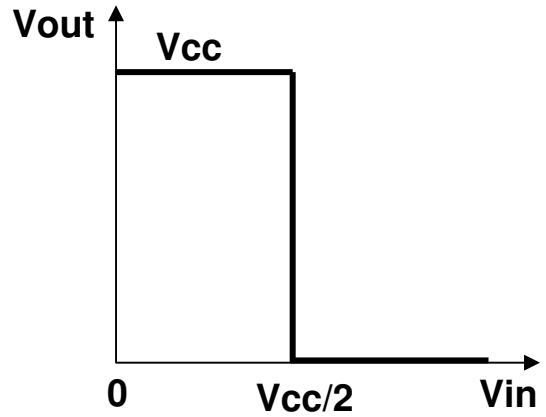
Criterios que debe cumplir un circuitos electrónicos digitales

1. La(s) salida(s) toman valores binarios en función de los valores binarios aplicados en las entradas.
2. Los valores de tensión están cuantificados en dos rangos que dan lugar al 0 lógico y al 1 lógico, respectivamente. El rango de voltajes fuera de estas zonas (valor X) debe ser lo más reducido posible.
3. La ganancia en tensión entre las entradas y las salidas debe ser menor que 1 para los rangos de tensión válidos y mayor que uno para el rango de tensión que produce un valor X.
4. Los cambios en las salidas no deben afectar a las entradas.
5. La salida de un circuito debe conducir (hacer operar correctamente como entrada lógica) a más de una entrada de circuitos el mismo tipo.

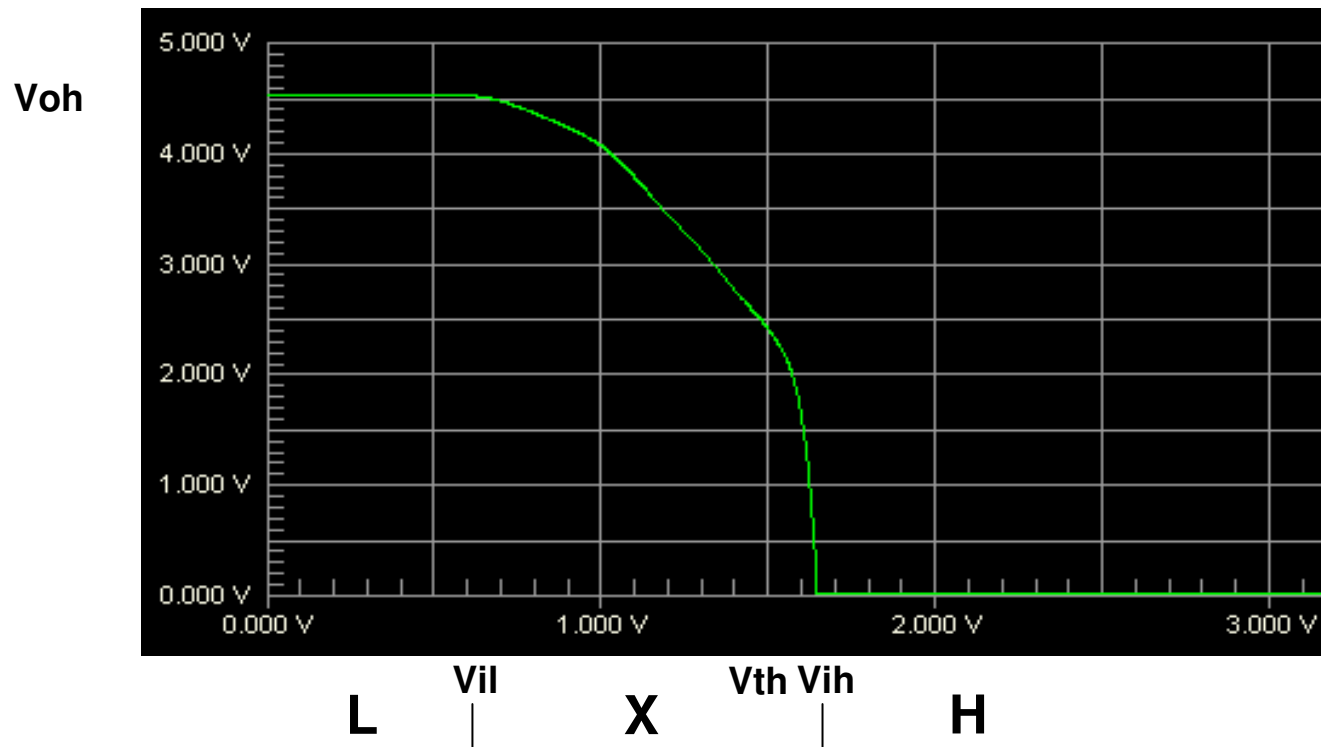
Parámetros de caracterización de los circuitos electrónicos digitales

- Parámetros estáticos: curva de transferencia en tensión Vout-Vin (VTC):
 - Voh: Valor de tensión en la salida que equivale a tensión alta H.
 - Vol: Valor de tensión en la salida que equivale a tensión baja L.
 - Vih: Valor de tensión más bajo de tensión en la entrada que se reconoce como H.
 - Vil: Valor de tensión más alto de tensión en la entrada que se reconoce como L.
 - Vm (ó Vth): Valor de tensión para el que $V_{in} = V_{out}$.
- Vih y Vil se determinan por los puntos en que la pendiente de la VTC sea 1 en valor absoluto (-1 en circuitos inversores y 1 en no inversores).
- Vth puede utilizarse como una caracterización sencilla de la VTC, siendo L las tensiones menores de VTH y H las mayores.
- Idealmente $V_{oh} = V_{cc}$; $V_{ol} = 0$; $V_{ih} = V_{il} = V_{cc}/2$; $V_{th} = V_{cc}/2$.
- Márgenes de ruido: deben ser positivos en un circuito digital.
 - Margen de ruido superior: $NM_h = V_{oh} - V_{ih}$.
 - Margen de ruido inferior: $NM_l = V_{il} - V_{ol}$.

Parámetros estáticos



VTC ideal

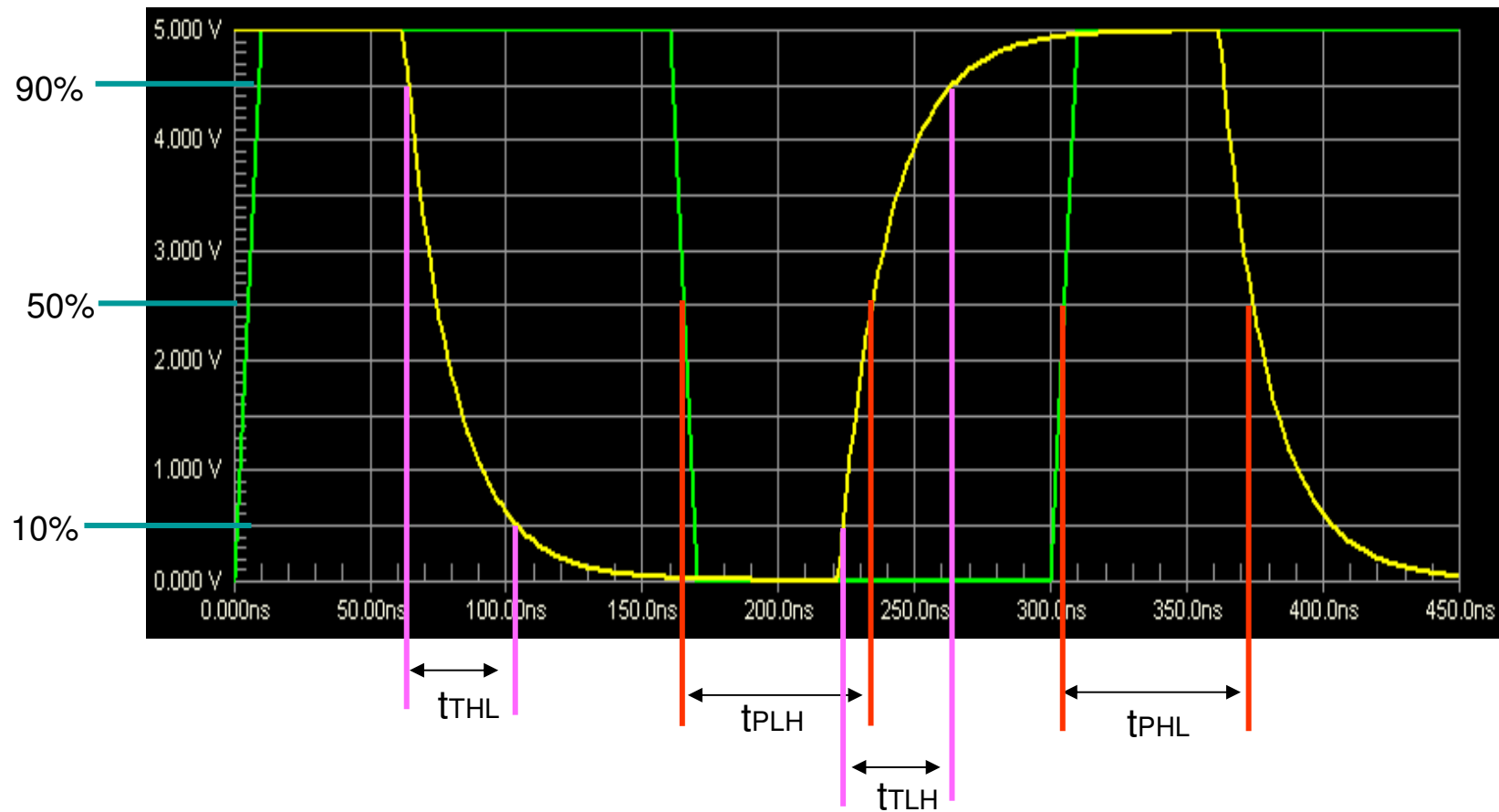


VTC real

Parámetros de caracterización de los circuitos electrónicos digitales

- Parámetros transitorios o del circuito en conmutación, se supone que se produce una transición entre V_{ol} y V_{oh} (o entre V_{oh} y V_{ol}) en una entrada lo que genera una transición en la salida. Se definen los siguientes parámetros:
 - t_r y t_f : Tiempo de subida y tiempo de bajada entre el 10% y el 90% de la señal de entrada.
 - t_{TLH} : Tiempo de transición de subida. Tiempo que transcurre entre el 10% y el 90% de la señal de salida.
 - t_{THL} : Tiempo de transición de bajada. Tiempo que transcurre entre el 90% y el 10% de la señal de salida.
 - t_{PLH} : Tiempo de propagación bajo-alto del circuito. Tiempo que entre el 50% del valor de tensión en la entrada y el 50% del valor de tensión en la salida cuando ésta sufre una transición de V_{ol} a V_{oh} .
 - t_{PHL} : Tiempo de propagación alto-bajo del circuito. Tiempo entre el 50% del valor de tensión en la entrada y el 50% del valor de tensión en la salida cuando ésta sufre una transición de V_{oh} a V_{ol} .
- t_p : tiempo de propagación = $(t_{PLH} + t_{PHL})/2$

Parámetros de caracterización de los circuitos electrónicos digitales



Parámetros de caracterización de los circuitos electrónicos digitales

- Consumo de potencia P . Si $P = I_{cc} \cdot V_{cc}$, donde V_{cc} es fija, la potencia está relacionada con la intensidad I_{cc} que circula por la(s) fuente(s) de alimentación. En un circuito digital se disipan dos tipos de potencia, la potencia total se calculará como la suma de estas dos potencias.

Potencia estática $P_{est} = V_{cc} (I_{ccl} + I_{cch})/2$. Se mide como el promedio de la potencia disipada en la fuente para cada valor de la salida.

I_{ccl} : Intensidad que circula por la fuente de alimentación cuando la salida está fijada a valor de tensión bajo.

I_{cch} : Intensidad que circula por la fuente de alimentación cuando la salida está fijada a valor de tensión alto.

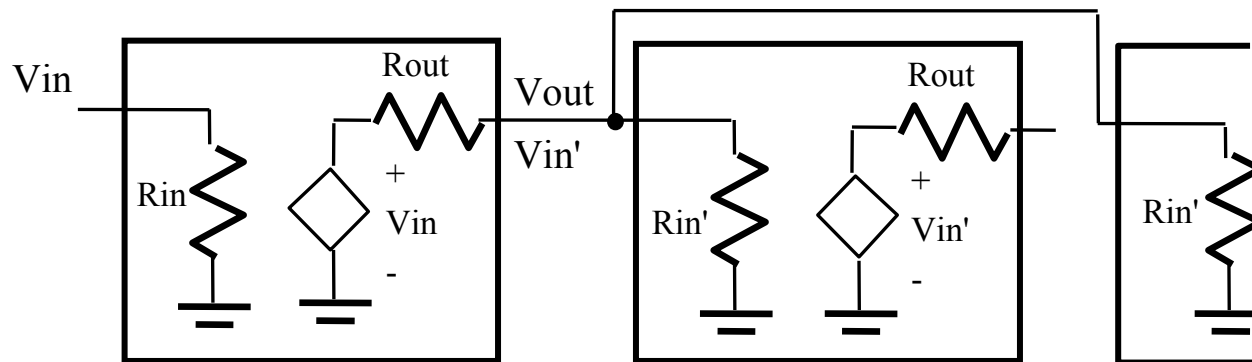
Potencia dinámica $P_{din} = C V_{cc}^2 F$. Disipada por el circuito en conmutación a frecuencia F , suponiendo la carga y descarga de un condensador de capacidad C asociado a cada nudo del circuito. En los circuitos digitales CMOS la potencia estática es prácticamente nula, siendo la potencia dinámica importante.

Parámetros de caracterización de los circuitos electrónicos digitales

- Las características de los circuitos electrónicos pueden variar en función del número de dispositivos conectados. Para un circuito digital se definen los siguientes parámetros:

Fan-in: Número máximo de entradas que puede tener un circuito digital.

Fan-out: Número máximo de entradas de circuitos similares que puede alimentar la salida de un circuito digital.

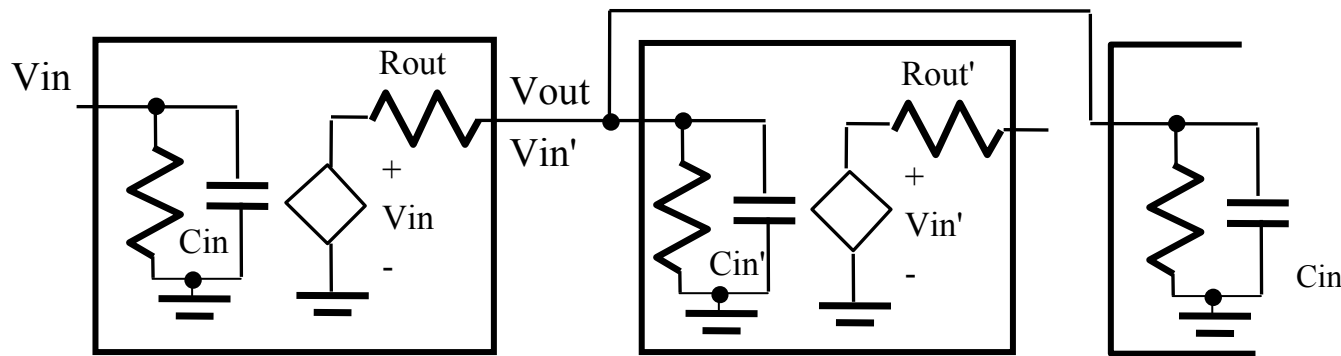


Parámetros de caracterización de los circuitos electrónicos digitales

- Los problemas de fan-in y fan-out, pueden definirse en algunos casos en función de las intensidades que circulan por las entradas y las salidas de los dispositivos. Estas intensidades son:
 - I_{il} : Intensidad que entra por una entrada del dispositivo cuando se le aplica un nivel de tensión bajo.
 - I_{ih} : Intensidad que entra por una entrada del dispositivo cuando se le aplica un nivel de tensión alto.
 - I_{ol} : Intensidad que entra por una salida del dispositivo cuando toma un nivel de tensión bajo.
 - I_{oh} : Intensidad que entra por una salida del dispositivo cuando toma un nivel de tensión alto.
- Al realizar un circuito lógico las intensidades $I_o > I_i$ (tanto H como L y en valor absoluto), para asegurar que el circuito opera correctamente.

Parámetros de caracterización de los circuitos electrónicos digitales

- El fan-out varía la respuesta en conmutación del circuito, ya que cada elemento conectado a nudo se representa genera un condensador. A más elementos, mas carga C_L y más tiempo se necesitará para variar su contenido.



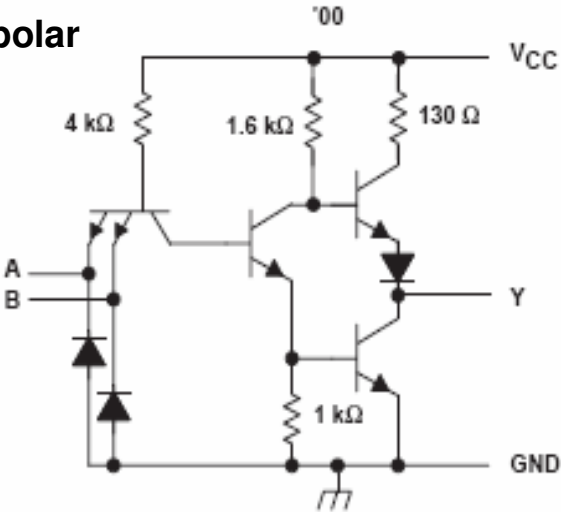
- Un último parámetro a considerar es el rango de temperatura válido de funcionamiento. Por ejemplo una familia típica como la 74LS en su versión industrial tiene un rango de operación entre 0 y 70 °C.

Parámetros de caracterización de los circuitos electrónicos digitales

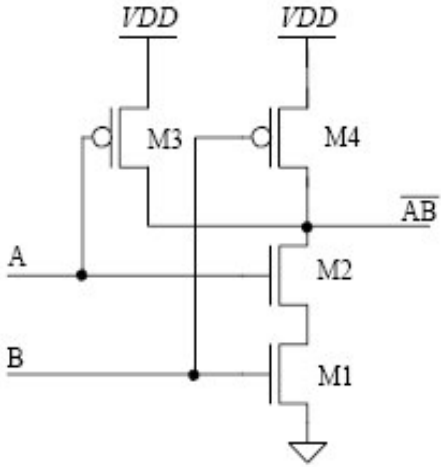
- Una familia lógica es un conjunto de circuitos electrónicos realizados bajo una misma tecnología y tipo de estructura circuital, que realizan una amplia gama de funciones lógicas distintas con unas características estáticas y transitorias similares.
- La calidad de una familia lógica se determina por dos factores: tiempos de propagación: mayor velocidad de operación del circuito $t_p \approx 10^{-9}$ s (ns) y potencia disipada menor coste del circuito en funcionamiento $PD \approx 10^{-3}$ W (mW).
- Una medida de la calidad de un familia lógica es el producto potencia-retraso $PDP = t_p \cdot PD \approx 10^{-12}$ jul = pjul, que debe ser lo menor posible.
- La familia lógica más utilizada en los circuitos digitales SSI es la familia 74, realizada en diversas tecnologías bipolares (TTL, LS, S, ALS, LS, F) y MOS (HC, HCT, AC, ACT).
- Los parámetros de cada circuito digital están descritos por el fabricante en la hoja de características (*datasheet*).

Puertas NAND

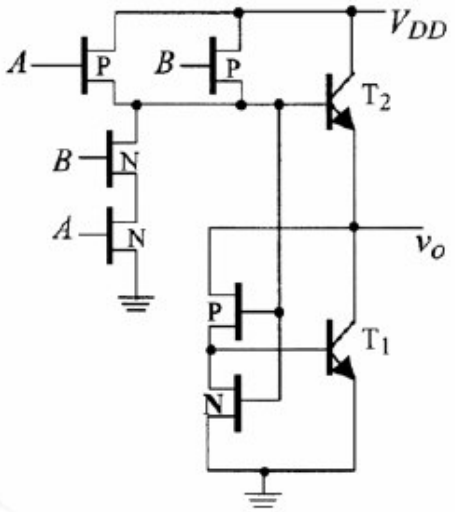
Circuito Bipolar (TTL)



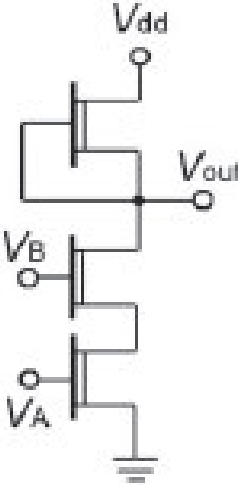
Circuito MOS (CMOS)



Circuito BiCMOS

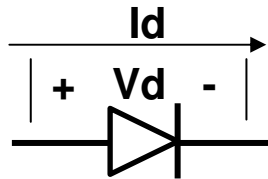


Circuito GaAs

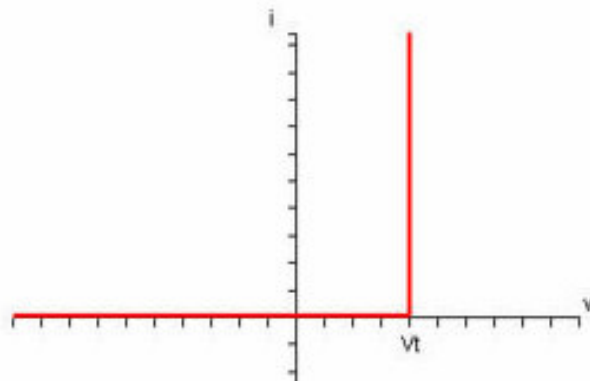
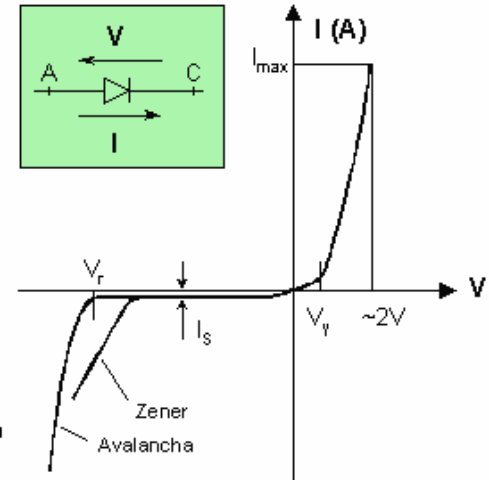


Circuito Bipolares

- Diodos



$$I = I_S \left(e^{\frac{qV_D}{nkT}} - 1 \right)$$



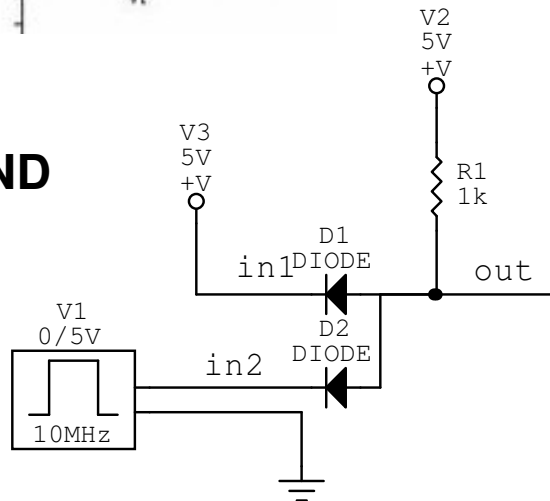
Modelo ideal del diodo

$V_d = V_T \approx 0.6V$ Diodo ON, I_d cualquiera

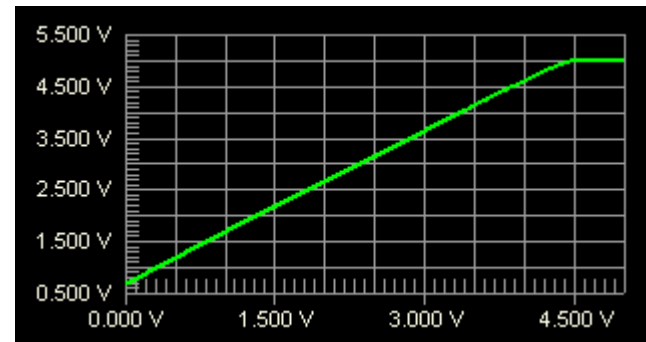
$V_d < 0.6V$ Diodo OFF, $I_d = 0$.

V_d nunca es mayor de $0.6V$

Puerta AND

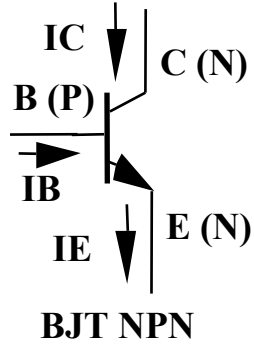
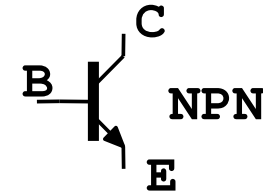
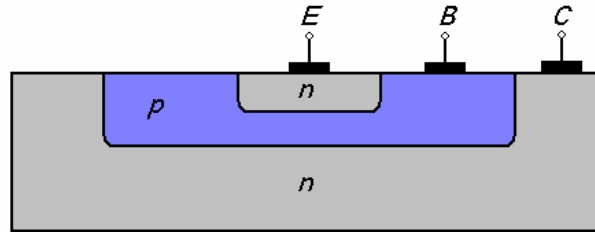


VTC



Circuito Bipolares

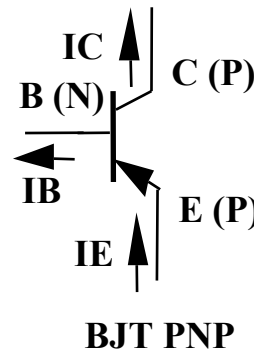
- El transistor BJT



$$I_E = I_{ES} (e^{V_{BE}/V_T} - 1) - \alpha_R I_{CS} (e^{V_{BC}/V_T} - 1)$$

$$I_C = \alpha_F I_{ES} (e^{V_{BE}/V_T} - 1) - I_{CS} (e^{V_{BC}/V_T} - 1)$$

$$I_B = I_E - I_C$$



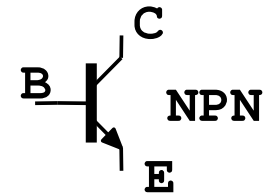
$$I_E = I_{ES} (e^{V_{EB}/V_T} - 1) - \alpha_R I_{CS} (e^{V_{CB}/V_T} - 1)$$

$$I_C = \alpha_F I_{ES} (e^{V_{EB}/V_T} - 1) - I_{CS} (e^{V_{CB}/V_T} - 1)$$

$$I_B = I_E - I_C$$

Circuito Bipolares

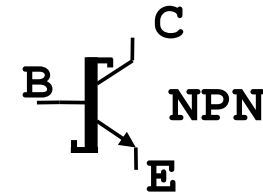
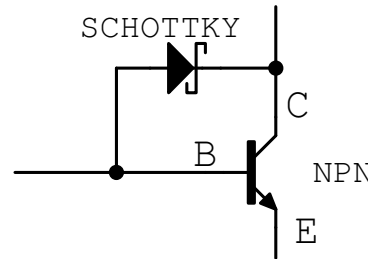
- Modos de operación del transistor BJT NPN en función de que las uniones BE y BC estén directamente polarizadas (ON, 0.7V aprox.) o no (OFF, < 0.7V). I_B siempre entra por la base.



B-E	B-C	Modo	Modelo
OFF	OFF	Corte	$I_B = I_E = I_C \approx 0$
ON	OFF	Zona activa directa (Z.A.D.)	$I_C = \beta_F I_B$; $I_E = (\beta_F + 1) I_B$; $\beta_F = \alpha_F / (1 - \alpha_F) \approx 100$. La intensidad circula del colector al emisor.
OFF	ON	Zona activa inversa (Z.A.I.)	$I_E = \beta_R I_B$; $I_C = (\beta_R + 1) I_B$; $\beta_R = \alpha_R / (1 - \alpha_R) \approx 1$. La intensidad circula del emisor al colector.
ON	ON	Saturación	$V_{BE} \approx 0.8V$, $V_{CE} \approx 0.1V$

Circuito Bipolares

- El transistor Schottky



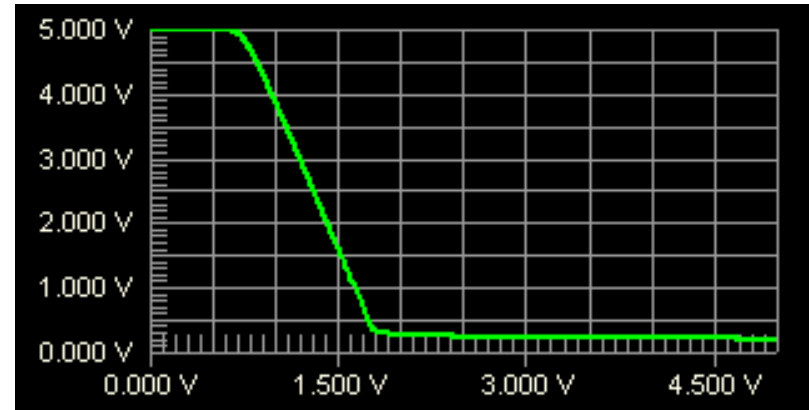
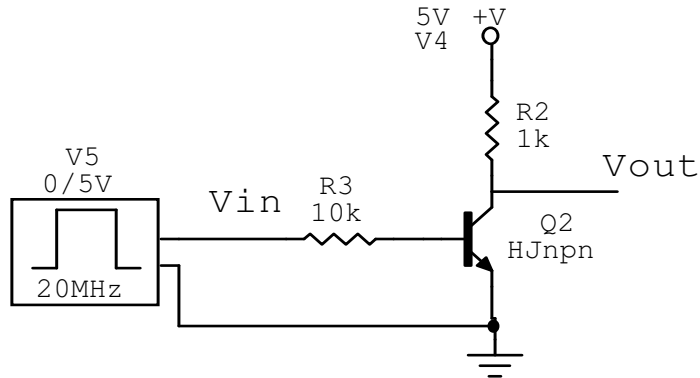
El transistor Schottky es un transistor BJT NPN con un diodo Schottky entre base y colector. Un diodo Schottky es un diodo realizado mediante una unión metal-semiconductor. Tiene una tensión $V_d \approx 0.4V$.

El transistor Schottky nunca se satura ya que antes de que BC pase a ON, el diodo conduce con lo que $V_{BC} \approx 0.4V$ y la unión BC está OFF.

BJT NPN	Transistor Schottky
Saturación	Diodo Schottky ON, Transistor ZAD $V_{BE} = 0.7V, V_{CE} = 0.3V$.
Z.A.D.	Diodo Schottky OFF, Transistor ZAD $V_{BE} = 0.7V, V_{CE} > 0.3V$.
Z.A.I.	Diodo Schottky ON, Transistor OFF $V_{BE} < 0.7V, V_{BC} = 0.4V$.
Corte	Diodo Schottky OFF, Transistor OFF $V_{BE} < 0.7V, V_{BC} < 0.4V$.

Circuito Bipolares

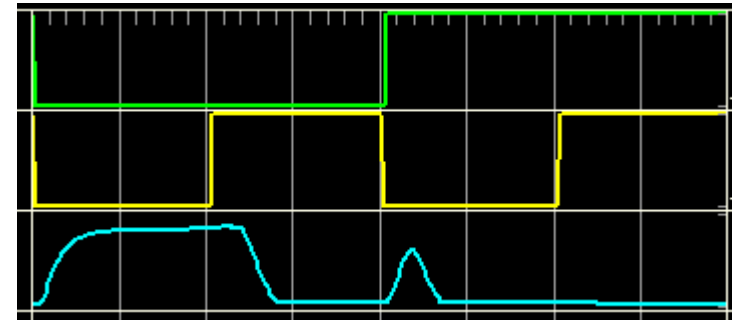
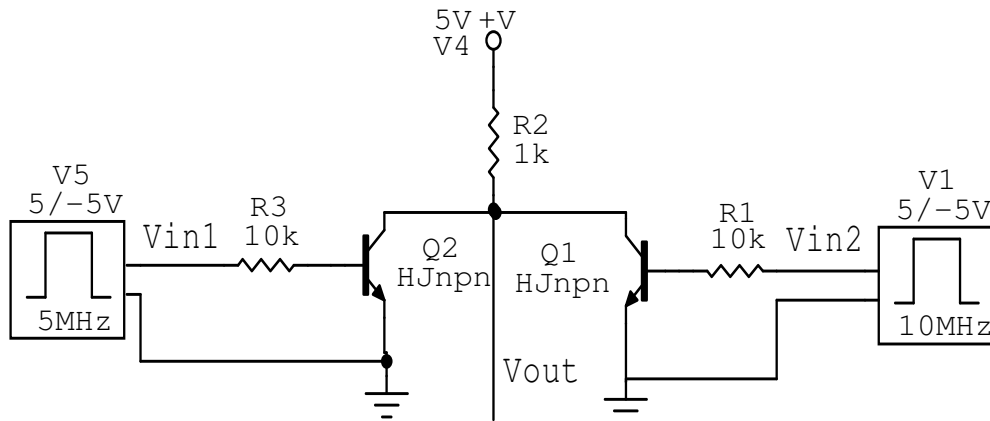
- El inversor bipolar. Lógica RTL (Resistor-Transistor Logic)



$V_{in} = 0V \Rightarrow Q2 \text{ OFF} \Rightarrow I_c = 0A \Rightarrow V_{out} = V_{cc} - I_c R_2 = V_{cc} = +5V$

$V_{in} = V_{cc} = +5V \Rightarrow Q2 \text{ SAT} \Rightarrow V_{out} = V_{ce} \approx 0.1V$

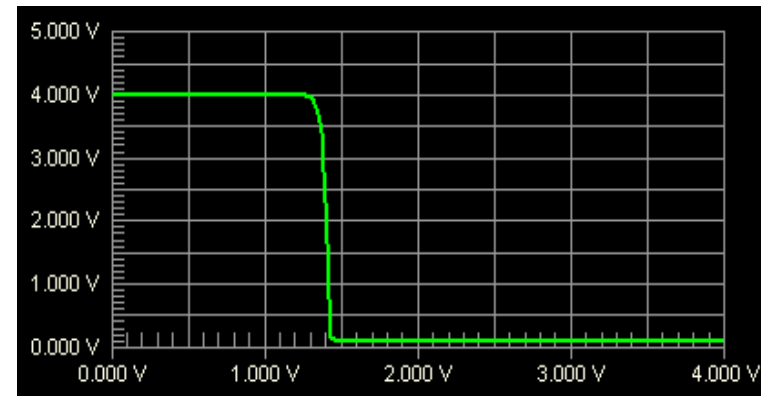
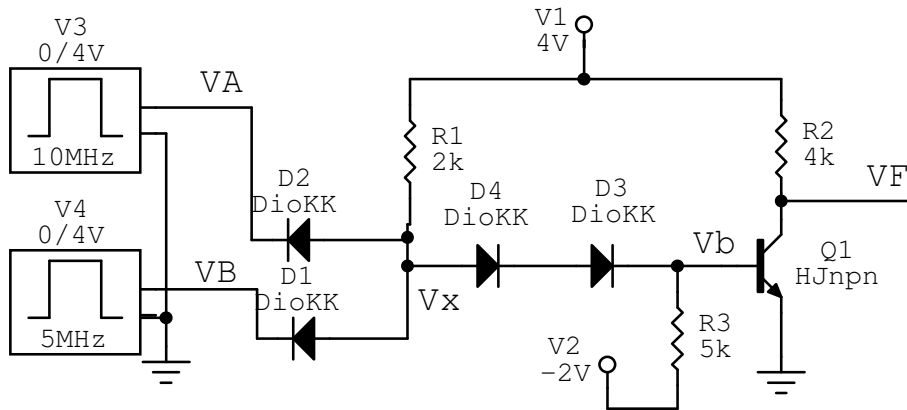
Puerta NOR



Circuito Bipolares

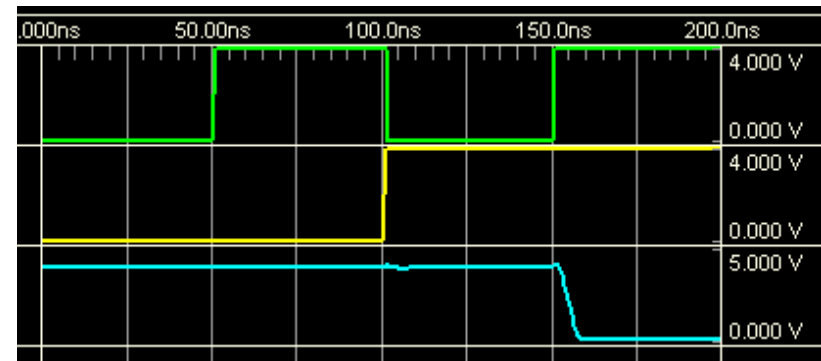
- Lógica DTL (Diode-Transistor Logic)

Puerta NAND



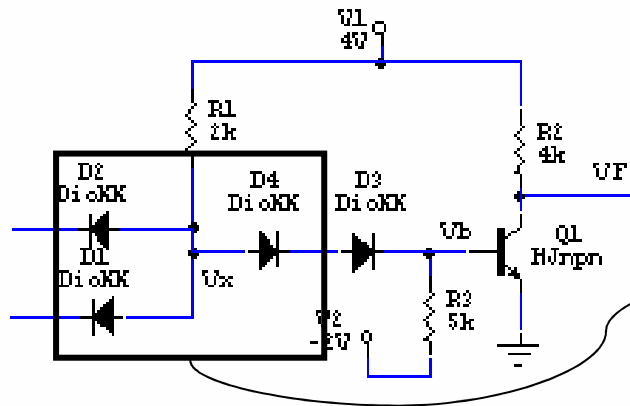
Si A (ó B) está a 0V, $V_x = 0.6V \Rightarrow$
 $V_b = -0.6V \Rightarrow Q1 \text{ OFF} \Rightarrow VF = 4V$

Si A y B son 4V \Rightarrow D1 y D2 OFF, el
circuito opera de tal manera que Q1
está saturado y $VF = V_{ce} \approx 0.1V$

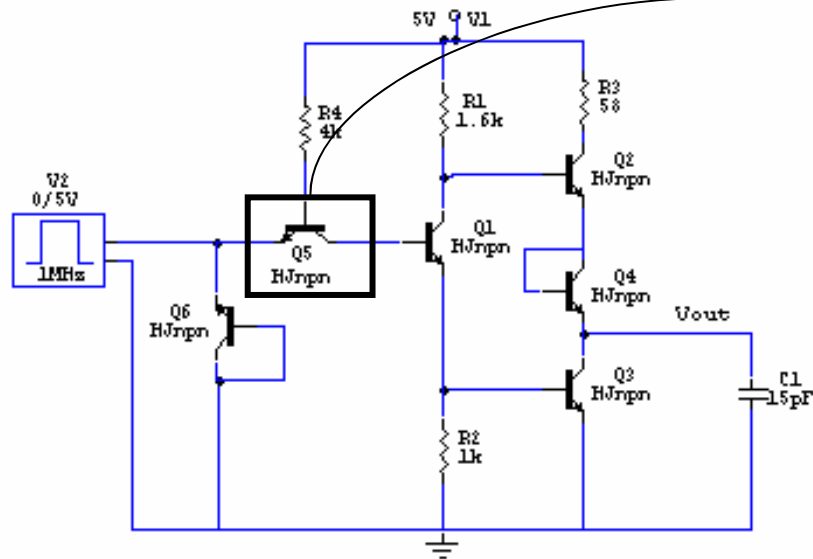
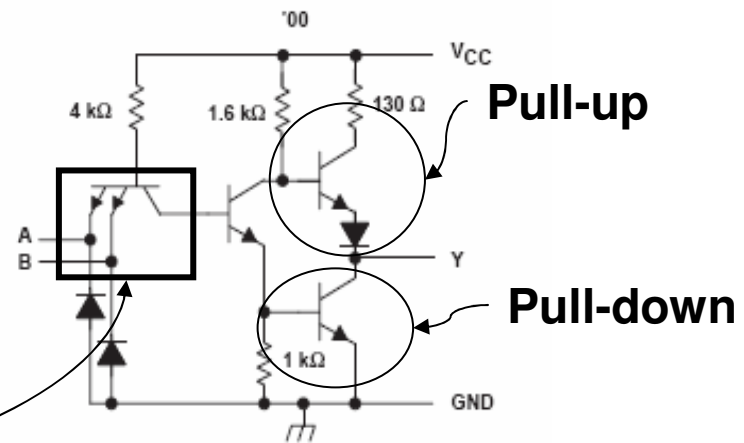


Circuito Bipolares

- Lógica TTL (Transistor-Transistor Logic):



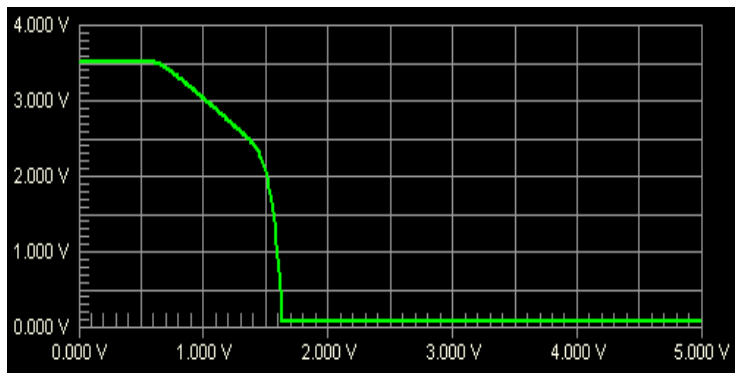
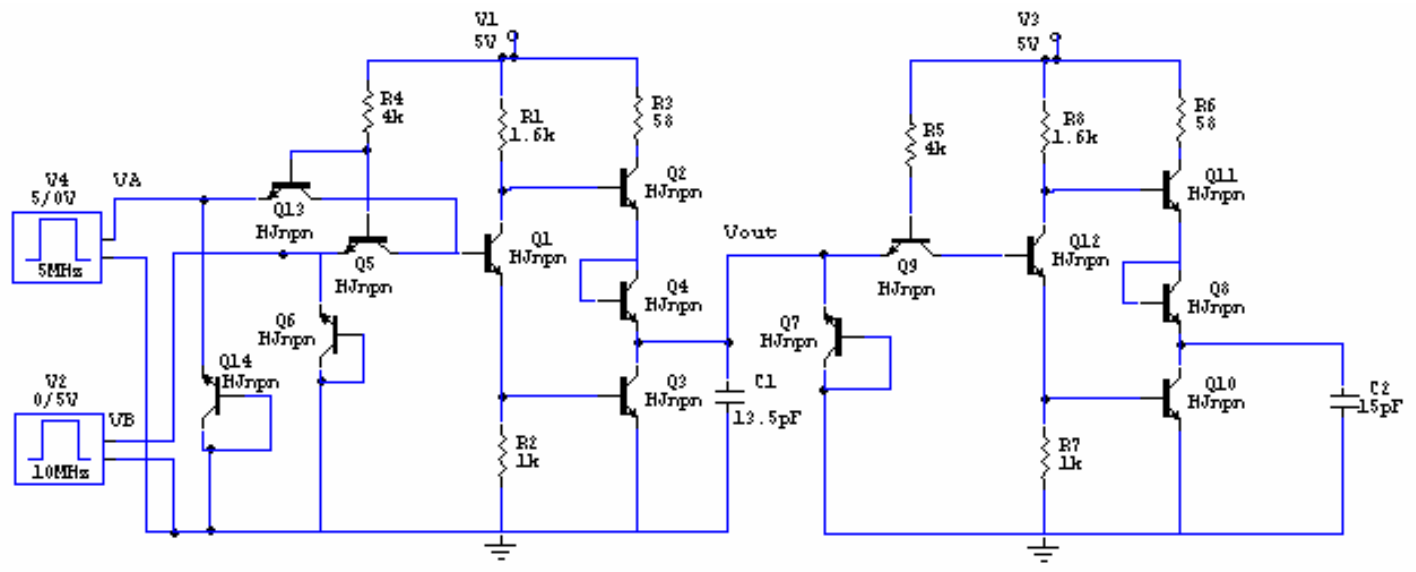
Puerta NAND



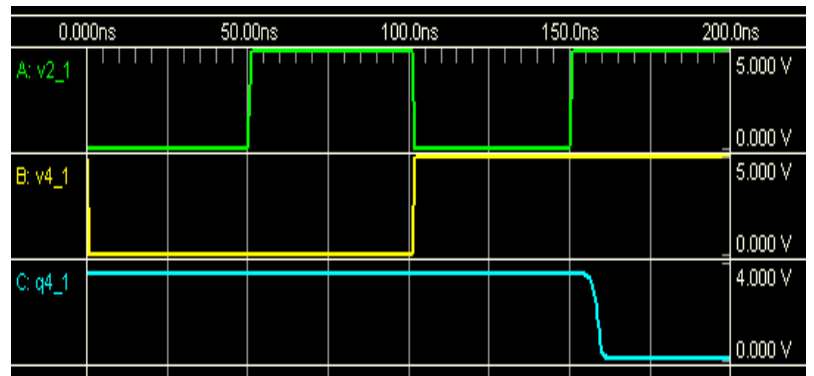
Si A (ó B) está a 0V, Q5 sat =>
 $V_{bq1} = 0.1V \Rightarrow Q1 \text{ OFF} \Rightarrow Q3 \text{ OFF} \Rightarrow$
 $V_{out} = V_{cc} - I_{r1} R1 - V_{beq2} - V_{beq4} =$
 $= 5 - 0.7 - 0.7 = 3.6V.$

Si A y B son 5V => Q5 ZAI => Q1 sat,
 Q3 sat => $V_{out} = V_{ceq3} = 0.1V.$
 Además $V_{bq3} = 0.8V$, $V_{cq1} = 0.9V \Rightarrow$
 Q2 y Q4 OFF.

Circuito Bipolares



Vb
Va
Vout

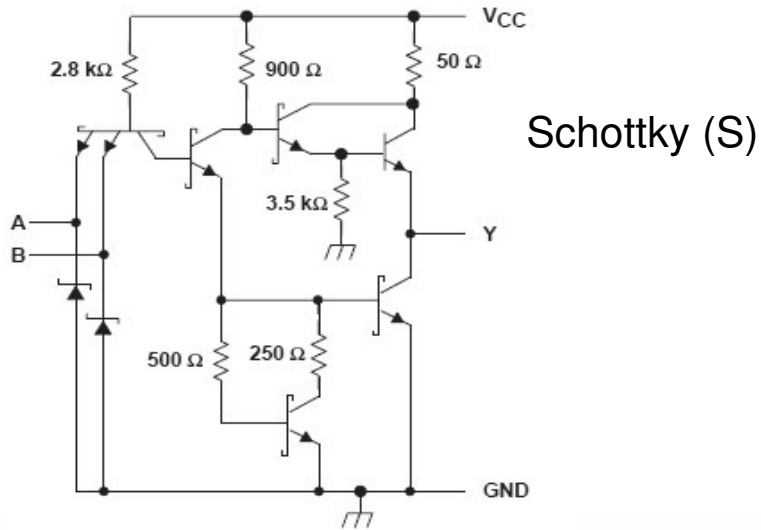


Circuito Bipolares

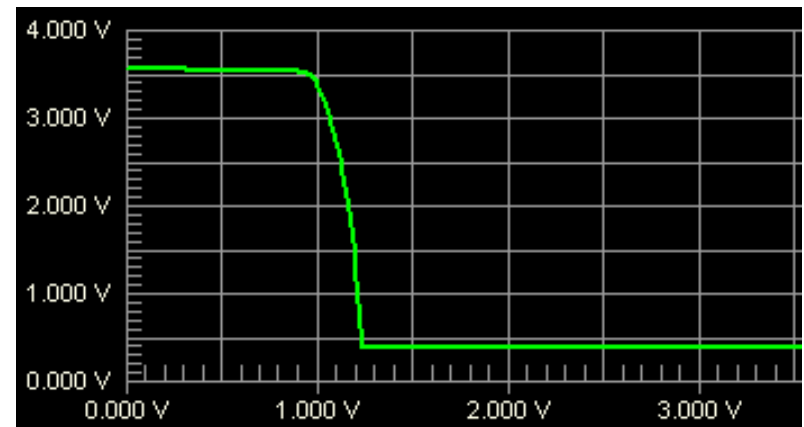
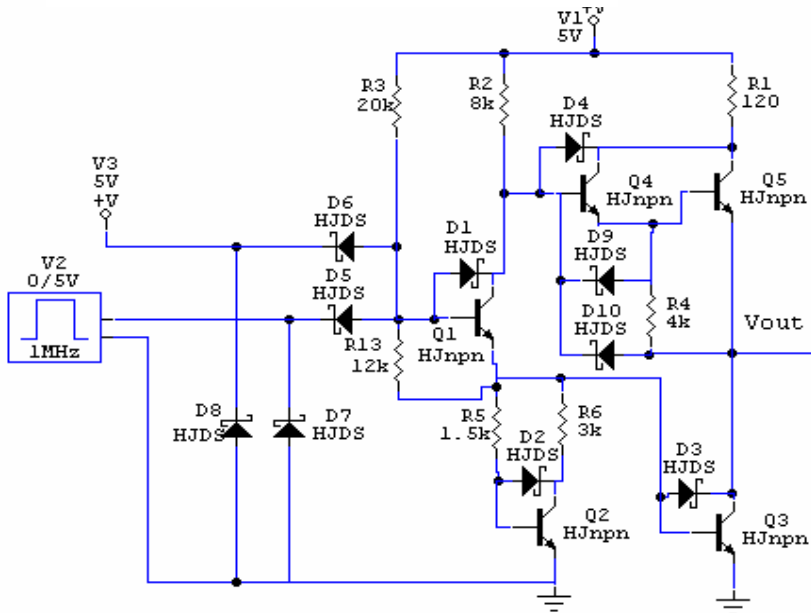
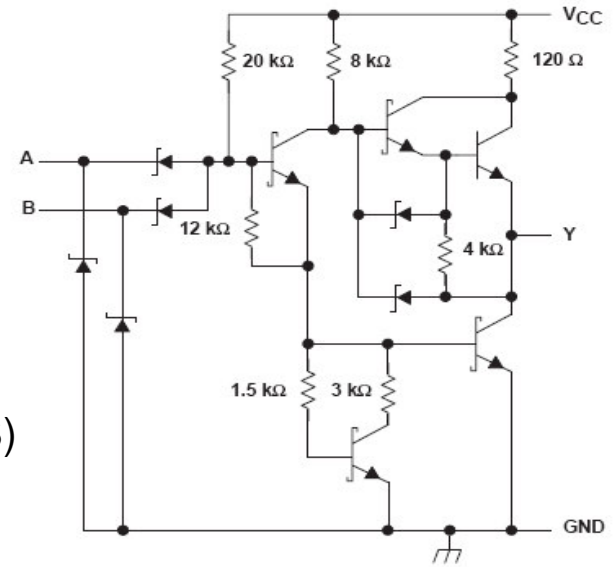
- Familias TTL. Medidas de intensidad en unidades de carga (U.L.)
 1 U.L. => 40uA(H), 1.6mA(L)
 LTTL: TTL de baja potencia, resistencias x10 y se elimina D1
 HTTL: TTL de alta velocidad, resistencias a la mitad, mejor “pull-up”.
- Familias TTL Schottky: con transistores Schottky. Familias S, LS, AS, ALS, F.

Familia	Tp (ns)	Pd (mW)	PDP (pJ)	Ii (U.L.)	Io (U.L.)
TTL	10ns	10mW	100pJ	1(H)/1(L)	10(H)/10(L)
LTTL	33ns	1mW	33pJ		
HTTL	6ns	22mW	142pJ	1.25(H)/1.25(L)	25(H)/12.5(L)
S	3ns	20mW	60pJ	1.25(H)/1(L)	25(H)/12.5(L)
LS	10ns	2mW	20pJ	0.5(H)/0.25(L)	10(H)/5(L)
AS	1.5ns	20mW	30pJ	5(H)/1.25(L)	50(H)/12.5(L)
ALS	4ns	1mW	4pJ	0.5(H)/0.125(L)	10(H)/2.5(L)
FAST	2.5ns	4mW	10pJ	0.5(H)/0.375(L)	25(H)/12.5(L)

Circuito Bipolares

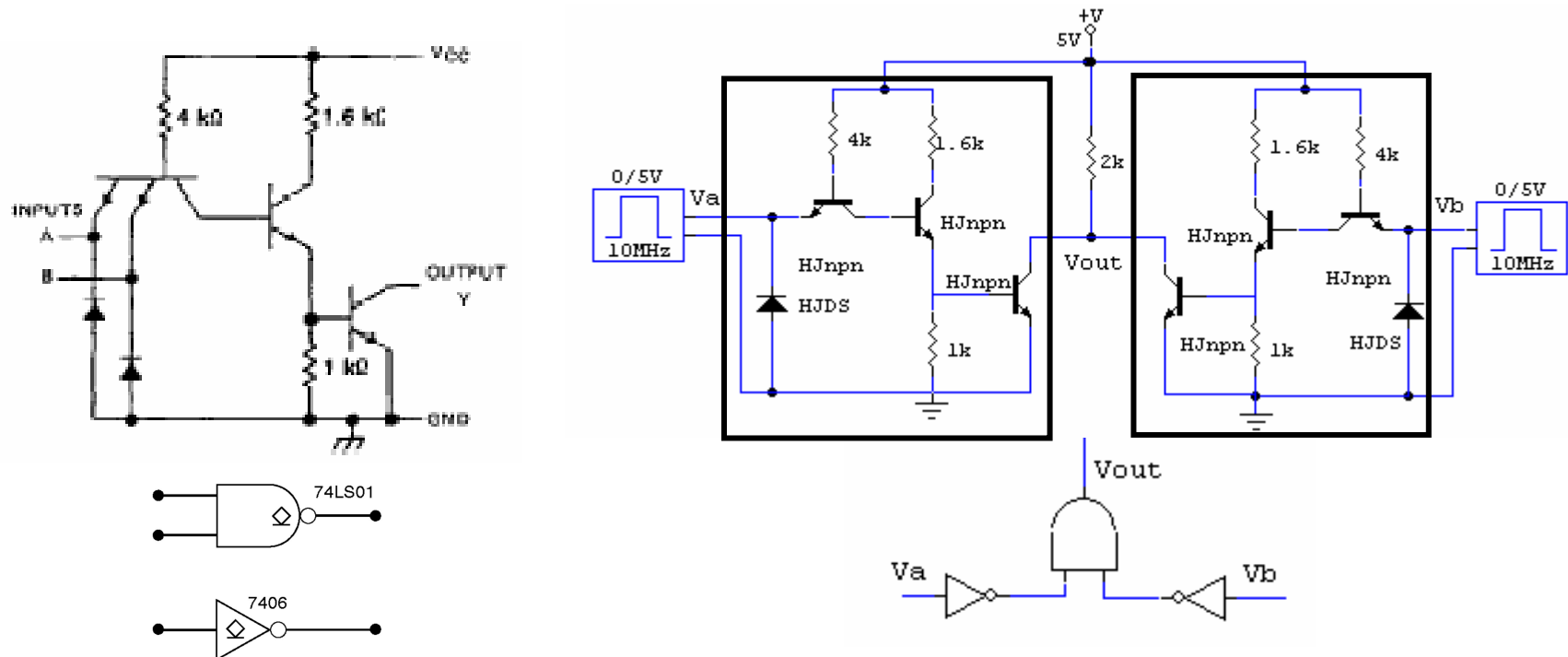


Low-power Schottky (LS)



Circuito Bipolares

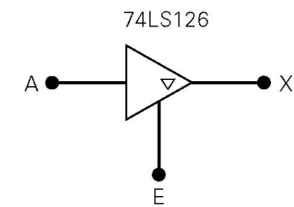
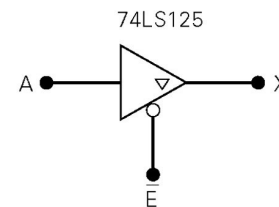
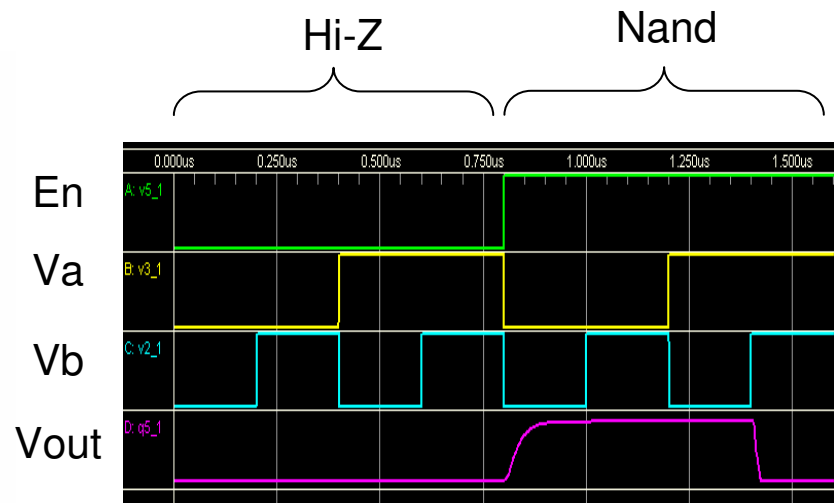
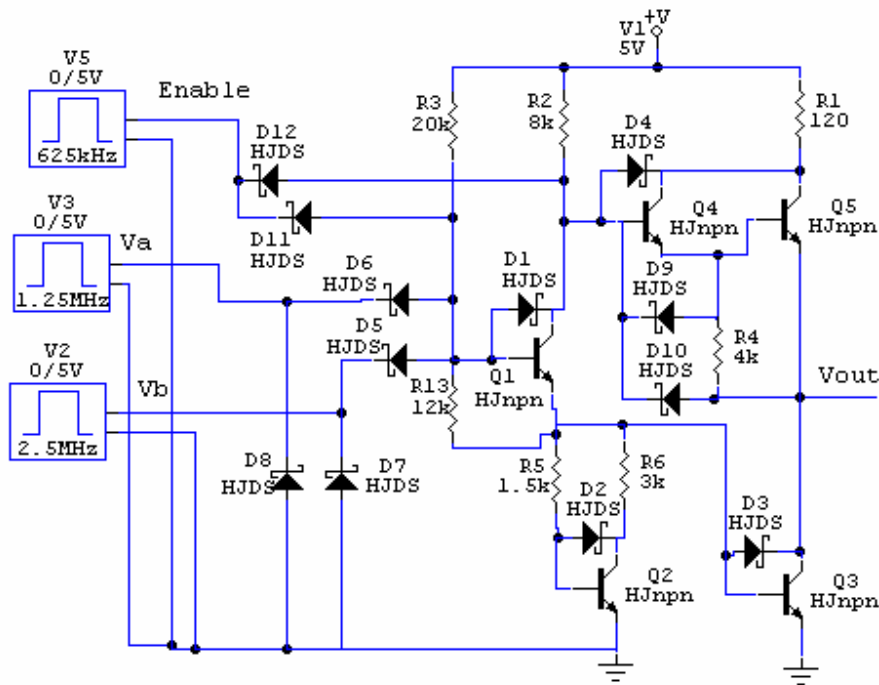
- Otros circuitos TTL (puertas AND, OR, NOR, EXOR, etc).
- Circuitos O.C. (“open-collector”). No hay circuito de “pull-up” que debe fijarse externamente: una resistencia (su valor depende de los circuitos conectados, aprox. $2K\Omega$), o un diodo LED que se enciende cuando circula intensidad. Una conexión entre las salidas de puertas O.C. (conexión cableada, “wire”) equivale en este caso a una puerta AND (wire-AND).



Circuito Bipolares

- Circuitos triestado. Además de los valores lógicos 0 y 1 el circuito tiene un tercer estado: alta impedancia (Z ó Hi-Z), donde tanto el circuito de “pull-up” como el circuito de “pull-down” están desconectados.

Enable opera como entrada de control. Si la tensión en Enable es baja los diodos D11 y D12 conducen y la salida queda desconectada. Si la tensión en Enable es alta D11 y D12 están cortados y el circuito opera normalmente.



Circuito Bipolares

- Circuitos ECL. Utilizan transistores acoplados por emisor para hacer las funciones lógicas, el que tenga tensión de base más alta está en ZAD, el resto de transistores está en corte.

La intensidad circula por el transistor en ZAD, produciendo una caída de tensión en la resistencia, lo que genera la tensión baja L. Por los transistores en corte no hay caída de tensión en la resistencia lo que produce un nivel de tensión alto H.

Si $V_{in} = +1V \Rightarrow Q1 \text{ ON}, Q2 \text{ OFF}$

$V_{o1} = 5V - 2mA \cdot 1Kohm = 3V$; $V_{o2} = 5V$

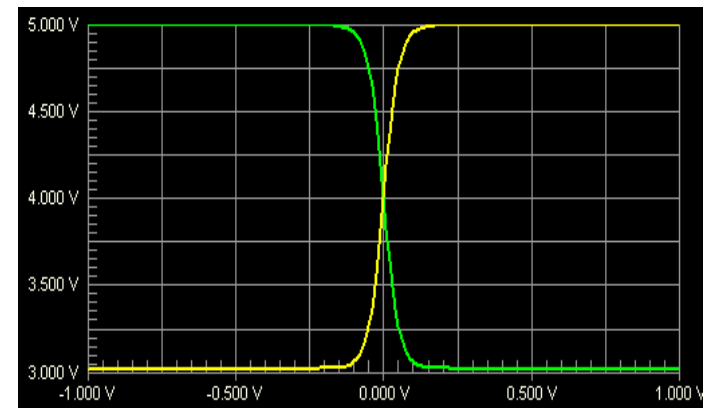
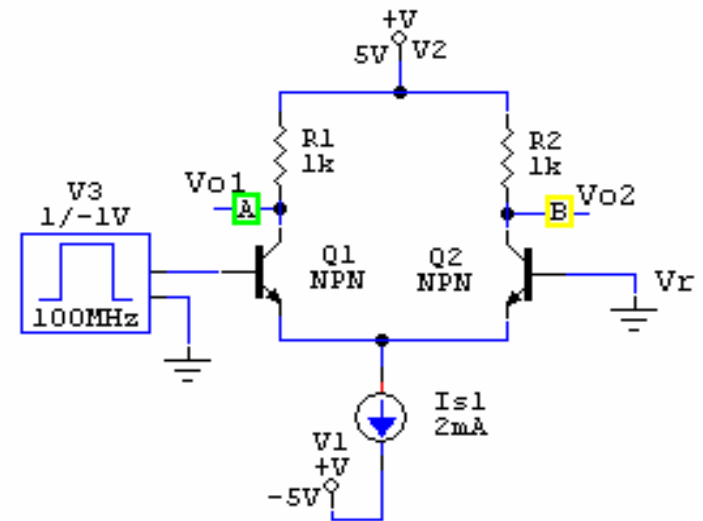
Si $V_{in} = -1V \Rightarrow Q1 \text{ OFF}, Q2 \text{ ON}$

$V_{o1} = 5V$; $V_{o2} = 5V - 2mA \cdot 1Kohm = 3V$

Si $V_{in} = 0V \Rightarrow Q1 \text{ ON}, Q2 \text{ ON}$

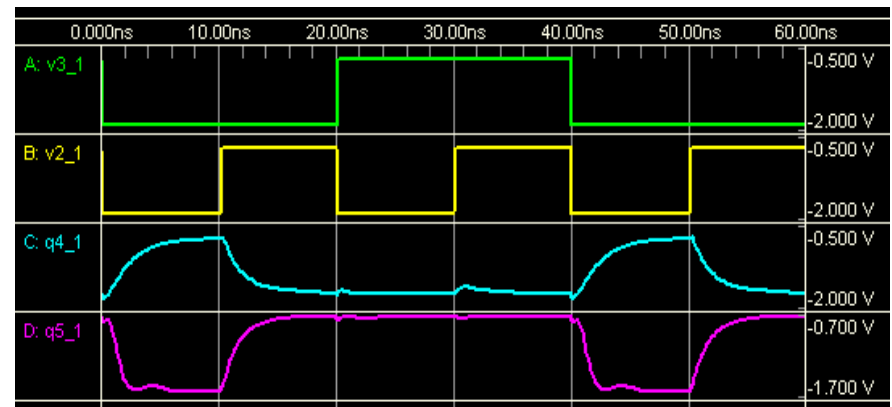
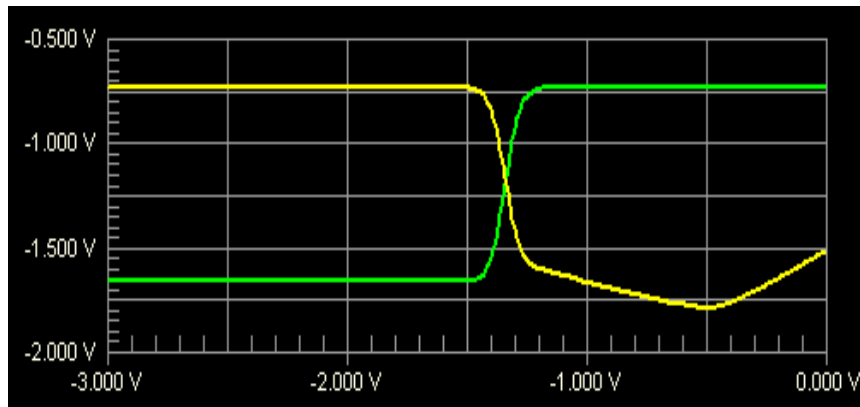
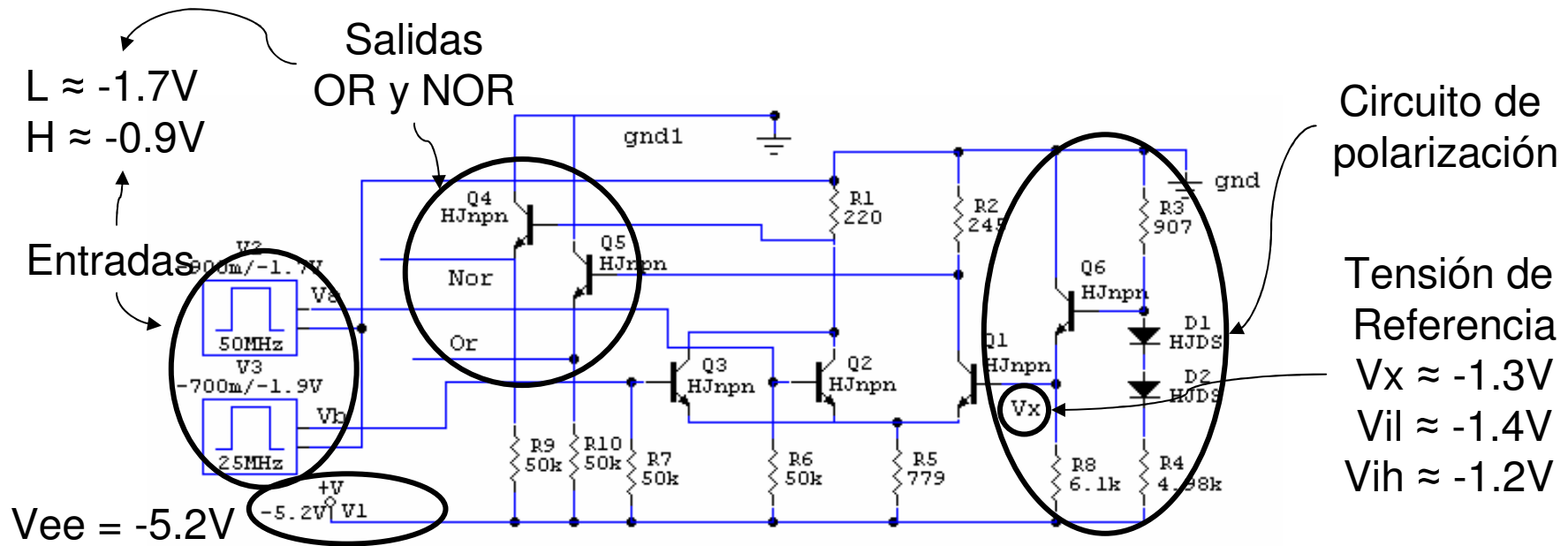
La intensidad se reparte (1mA) por cada transistor.

$V_{o1} = V_{o2} = 5V - 1mA \cdot 1Kohm = 4V$



Circuito Bipolares

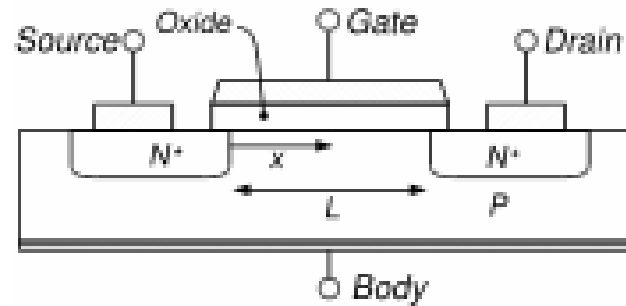
- Circuitos comerciales ECL. $T_p \approx 360\text{ps}$, $P_d \approx 25\text{ mW}$



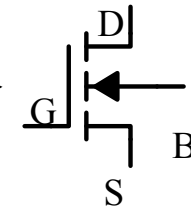
Circuitos MOS

- El transistor MOS

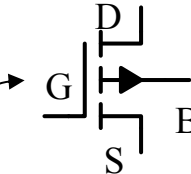
En circuitos digitales se usa un dispositivo de 3 terminales



NMOS

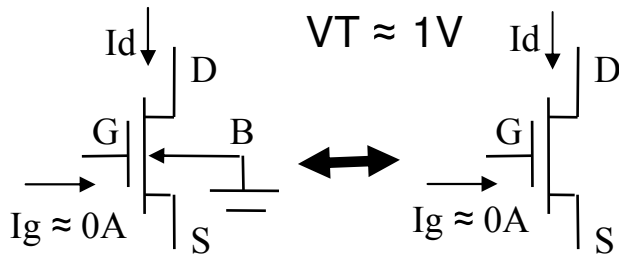


PMOS



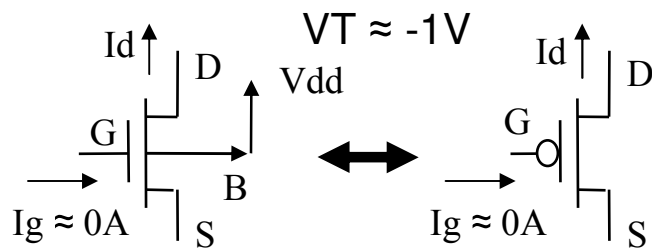
Cambiando N por P, y P por N

NMOS



- Zona de corte: $V_{gs} < V_T$, $I_d = 0$.
- Zona lineal: $V_{gs} > V_T$ y $V_{ds} < V_{gs} - V_T$,
 $I_d = K/2 [2(V_{gs} - V_T) V_{ds} - V_{ds}^2]$
- Zona de saturación: $V_{gs} > V_T$ y $V_{ds} > V_{gs} - V_T$,
 $I_d = K/2 (V_{gs} - V_T)^2$

PMOS



- Zona de corte: $V_{gs} > V_T$, $I_d = 0$.
- Zona lineal: $V_{gs} < V_T$ y $V_{ds} > V_{gs} - V_T$
 $I_d = K/2 [2(V_{gs} - V_T) V_{ds} - V_{ds}^2]$
- Zona de saturación: $V_{gs} < V_T$ y $V_{ds} < V_{gs} - V_T$
 $I_d = K/2 (V_{gs} - V_T)^2$

Circuitos MOS

- El transistor MOS

$$I_d = \frac{K}{2} \cdot F(V_{gs}, V_{ds})$$

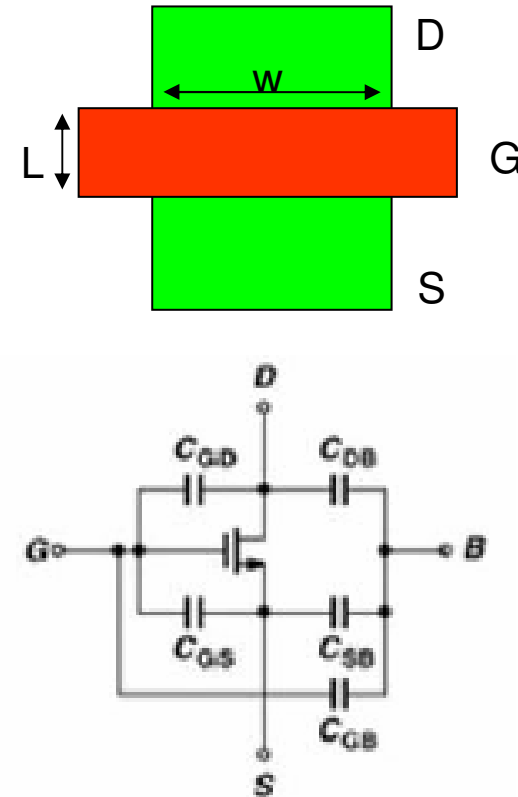
$$K = \frac{W}{L} \cdot K' \quad K' = \mu_n \cdot C_{ox} = \mu_n \cdot \frac{\epsilon_{ox}}{t_{ox}}$$

Capacidades MOS

$$C_g \approx W \cdot L \cdot C_{ox}$$

$$C_{sb} \approx A_s \cdot C_j + P_s \cdot C_{jsw}$$

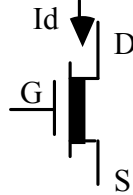
$$C_{db} \approx A_d \cdot C_j + P_d \cdot C_{jsw}$$



Cuando se reducen las dimensiones de un transistor MOS, funciona mejor ya que la intensidad se mantiene al depender de W/L , mientras que las capacidades disminuyen, luego el circuito es más rápido, ya que t_p es proporcional a $C \cdot V / I$. Luego la tecnología MOS es muy adecuada para circuitos integrados.

Circuitos MOS

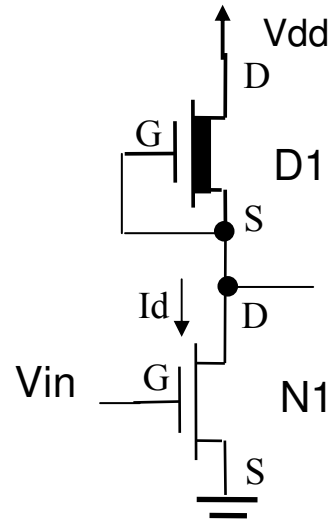
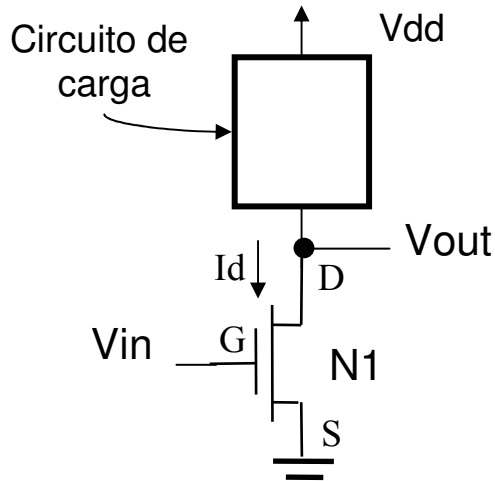
- El transistor MOS de deplexión. Tiene una capa de portadores en el canal de forma que su tensión umbral V_T es negativa (por ejemplo $-3V$). Sólo cuando $V_{gs} < V_T$ el transistor se corta.



- Los circuitos digitales MOS se forman aplicando las tensiones de entrada a los terminales de puerta de los circuitos MOS.
En los transistores NMOS una entrada a nivel de tensión bajo L ($< V_T$) hace que el transistor se corte, mientras que una entrada a nivel de tensión alto H hace que el transistor conduzca.
En los transistores PMOS una entrada a nivel de tensión bajo L hace que el transistor conduzca, mientras que una entrada a nivel de tensión alto H hace que el transistor se corte.
- En los circuitos digitales MOS se han utilizado tecnologías NMOS, que utilizan sólo transistores NMOS y tecnologías CMOS (complementary MOS) que utilizan transistores NMOS y PMOS. Esta última tecnología es la utilizada actualmente y tiene la gran ventaja de que la potencia estática disipada es 0 en el circuito ideal.

Circuitos MOS

Inversores NMOS



Si $V_{in} = 0V$, N1 está OFF, conduce el circuito de carga y $V_{out} = V_{oh} \approx V_{dd}$.

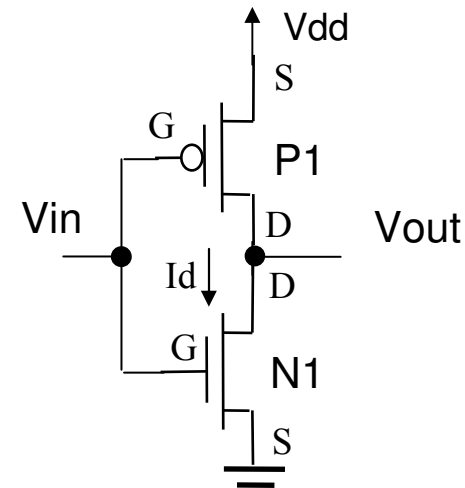
Si $V_{in} = V_{dd}$, N1 está ON, hay que ajustar el circuito de carga con respecto a N1 de forma que $V_{out} = V_{ol} < V_T$.

Para V_{in} entre 0 y V_{dd} se puede obtener la VTC igualando la I_d de N1 con la I del circuito de carga.

Se obtiene la mejor VTC si:

$$(W/L)_{N1} = 4 (W/L)_{D1}$$

Inversor CMOS



Si $V_{in} = 0V$, N1 está OFF y P1 ON $V_{out} = V_{oh} = V_{dd}$.

Si $V_{in} = V_{dd}$, N1 está ON y P1 OFF $V_{out} = V_{ol} = 0V$.

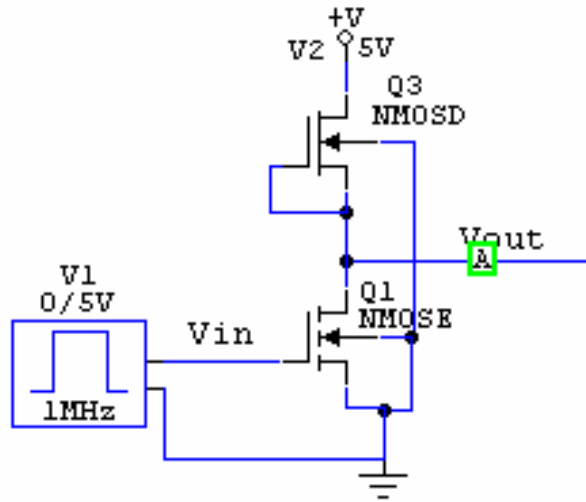
Para V_{in} entre 0 y V_{dd} se puede obtener la VTC igualando la I_d de N1 con la I_d de P1.

Se obtiene la mejor VTC si:

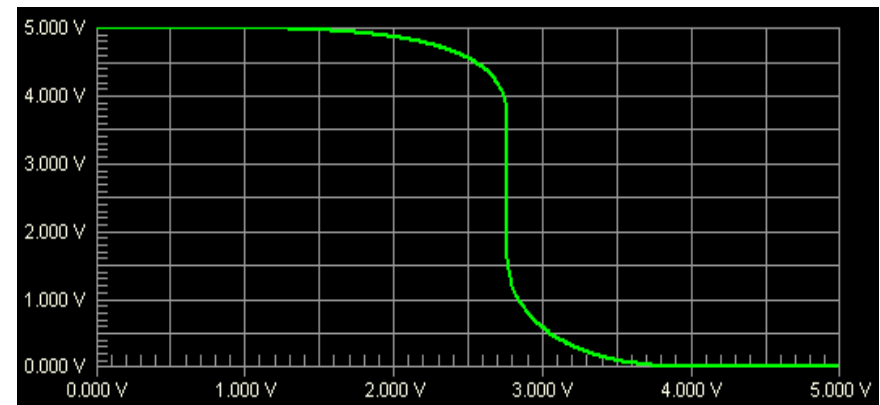
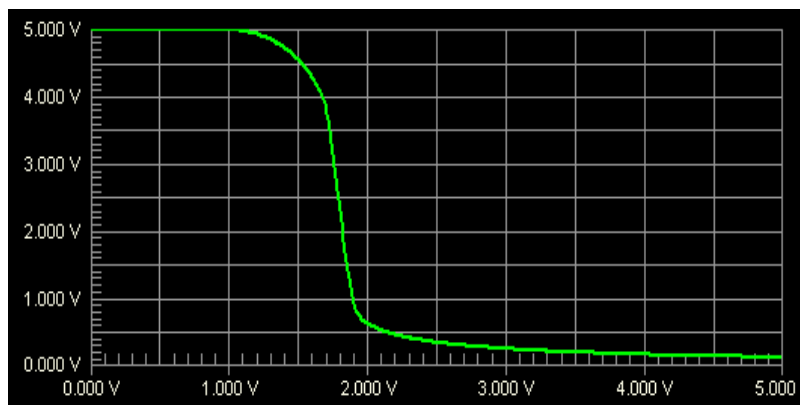
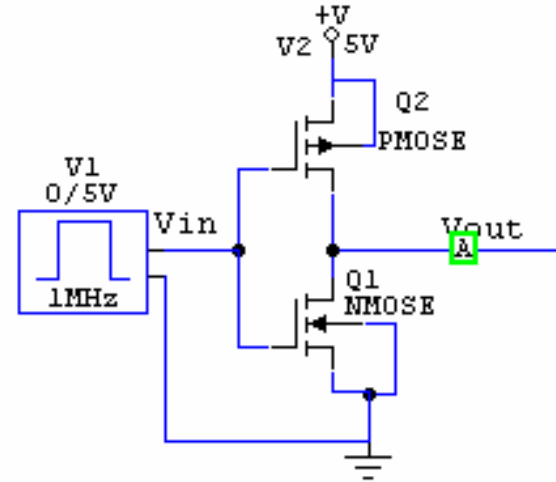
$$(W/L)_{P1} = 2.5 (W/L)_{N1}$$

Circuitos MOS

Inversores NMOS

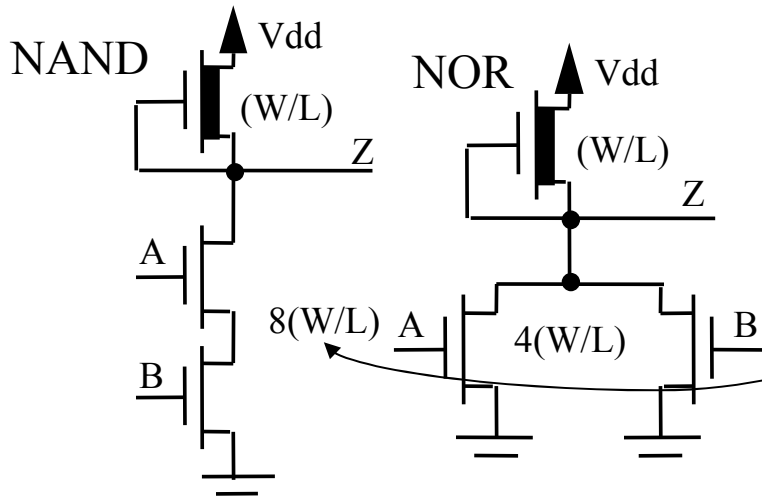


Inversor CMOS



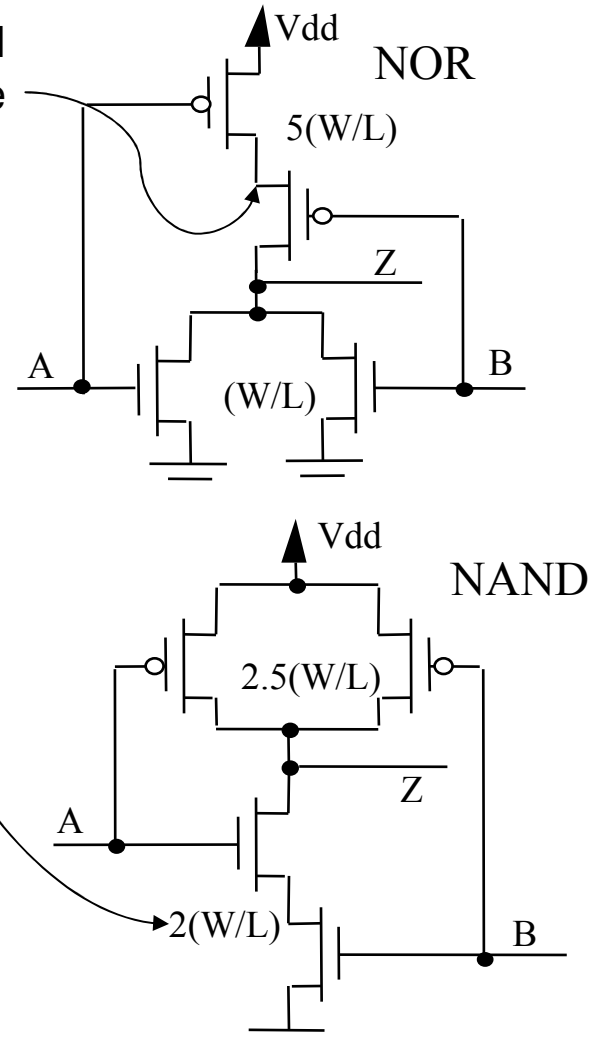
Circuitos MOS

Puertas lógicas básicas NMOS



La dimensión de N transistores en serie se multiplica por N

Puertas lógicas básicas FCMOS (Full-Complementary MOS)

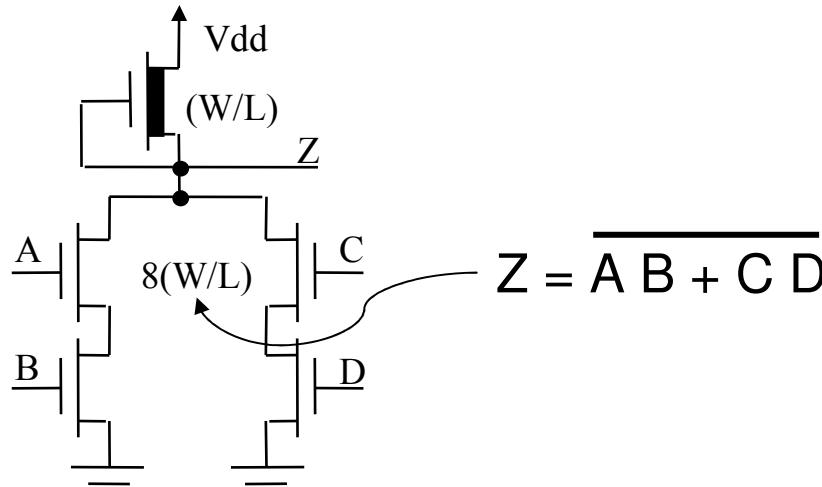


En la zona NMOS dos transistores en serie hacen la operación AND, dos transistores en paralelo la operación OR. En la zona PMOS dos transistores en serie hacen la operación OR, dos transistores en paralelo la operación AND.

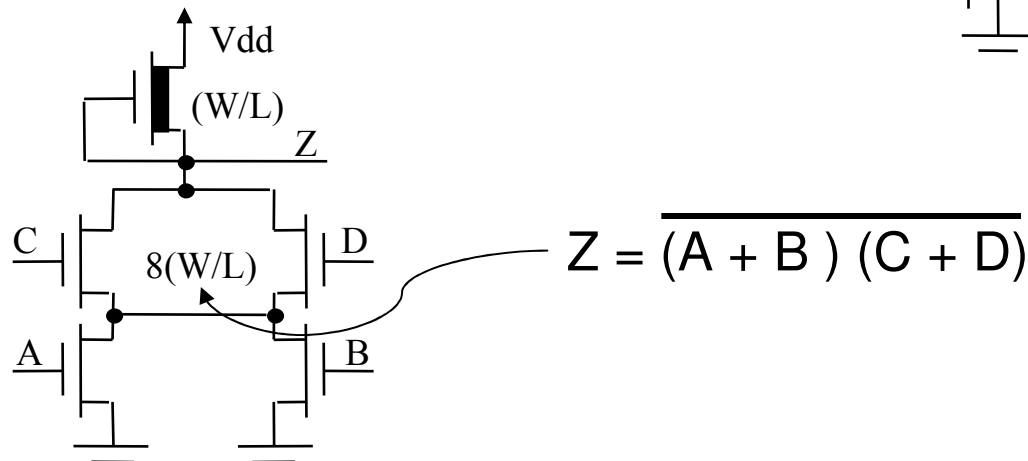
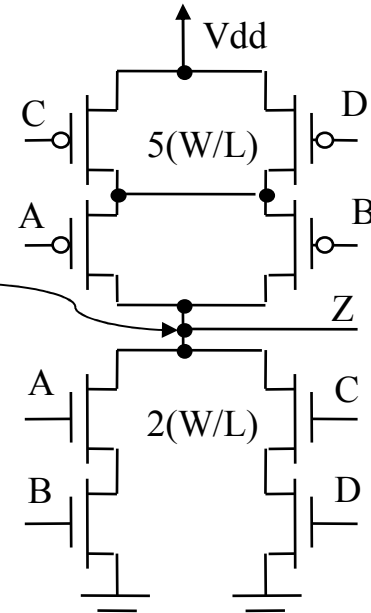
Circuitos MOS

Puertas lógicas complejas NMOS

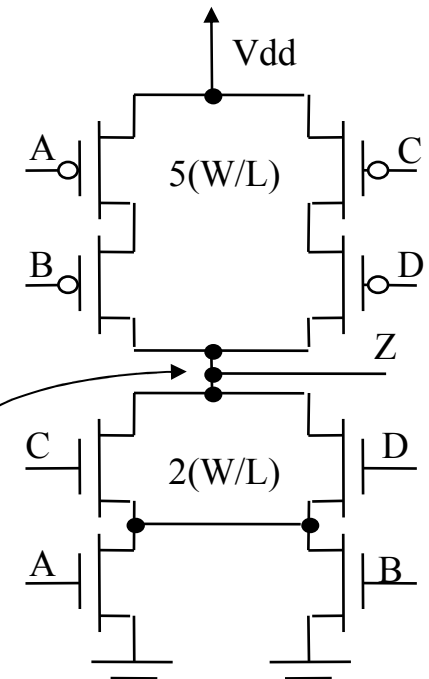
Puertas lógicas complejas CMOS



$$Z = \overline{AB + CD}$$



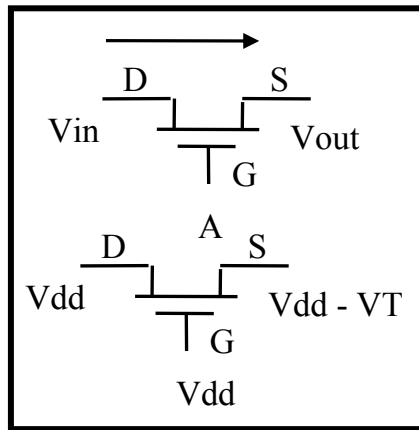
$$Z = \overline{(A + B)(C + D)}$$



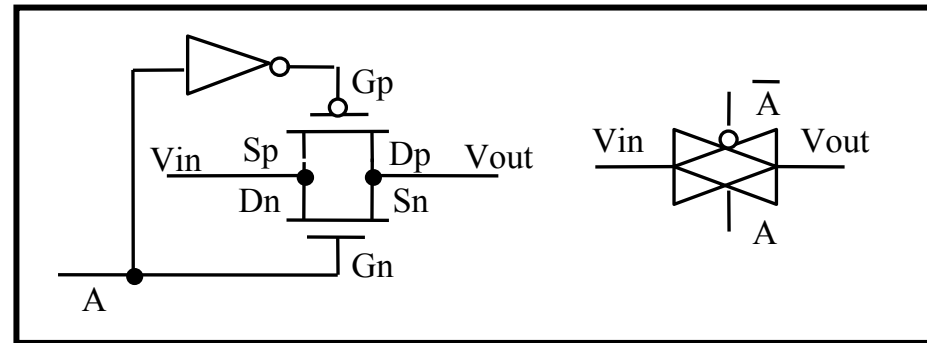
Circuitos MOS

Llaves de paso ó puerta de transmisión MOS

Un transistor MOS puede utilizarse como una llave de paso bidireccional, con una entrada de control que abre o cierra la llave. Las llaves de paso NMOS (ó PMOS) generan una degradación de voltaje en la salida. Las llaves de paso CMOS no producen esta degradación.



Llave NMOS



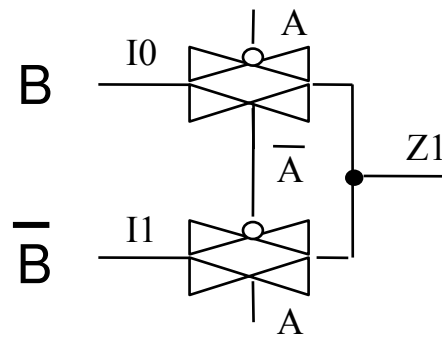
Llave CMOS

Se pueden realizar circuitos en base a llaves de paso, pero teniendo en cuenta que no se produzcan ni cortocircuitos ni estados de alta impedancia no deseados.

Circuitos MOS

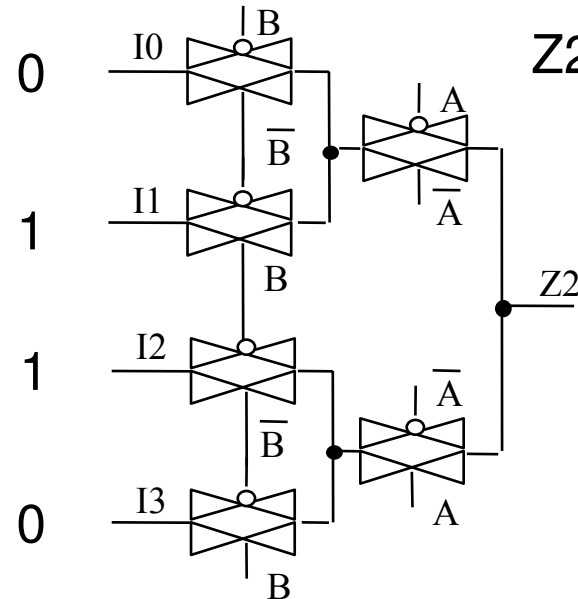
Llaves de paso ó puerta de transmisión MOS

Una posible forma de realizar un circuito con llaves situarlas formando un estructura tipo “multiplexor” donde siempre hay un camino (no hay alta impedancia) y sólo un camino (no hay cortocircuitos) entre las entradas de dato (Ii) y la salida Z. El valor de la entrada Ii puede ser 0 (Gnd) ó 1 (Vdd), o incluso otra señal lógica K ó \bar{K} .



$$Z1 = I0 \bar{A} + I1 A$$

$$Z1 = B \bar{A} + \bar{B} A$$



$$Z2 = I0 \bar{A} \bar{B} + I1 \bar{A} B + I2 A \bar{B} + I3 A B$$

$$Z2 = 0 \bar{A} \bar{B} + 1 \bar{A} B + 1 A \bar{B} + 0 A B = \bar{A} B + A \bar{B}$$

Circuito MOS

- Familias Lógicas MOS.
I_{cc} ideal 0 (I_{cc} real por fugas, max. 80uA) => potencia estática nula (muy baja).
I_i ideal 0 (I_i real por fugas, max. 1uA) => fanout estático infinito (muy alto).
- Familia 4000B. Catálogo distinto que el de la familia 74 TTL.
Alimentación entre +5V y +15V.
Capaz de hacer operar a una única entrada TTL.
Tiempos de propagación altos 100ns aproximadamente.
Puntos críticos para V_{dd} = 5V => V_{oh} = 4.95V, V_{ol} = 0.1V
V_{il} = 1.5V, V_{ih} = 3.5V
- Familia 74 CMOS. Mismo catálogo que las familia 74 TTL.
Alimentación entre +2V y +6V (+5V).
Pueden conectarse a 10 entradas TTL.
Tiempos de propagación similares a la lógica TTL.

Circuito MOS

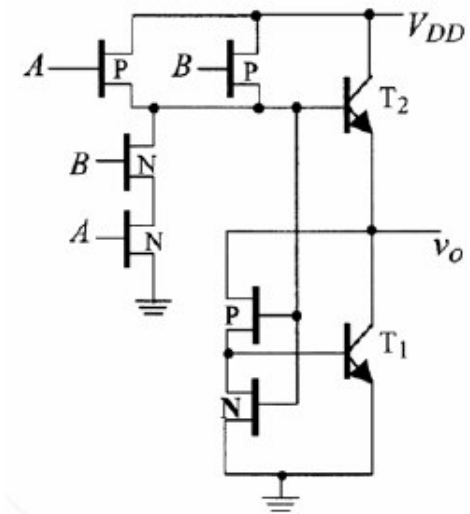
- Familias 74HC y 74HCT (CMOS de alta velocidad). Equivalen en prestaciones a la familia LS ($t_p \approx 18\text{ns}$, $I_o \approx 4\text{mA}$, $P_{est} \approx 2.75\mu\text{W}$).
74 HC: Puntos críticos de tipo CMOS para $V_{dd} = 5\text{V} \Rightarrow V_{oh} (4.45\text{V}, 5\text{V})$, $V_{ol} (0\text{V}, 0.33\text{V})$, $V_{il} = 1.35\text{V}$, $V_{ih} = 3.85\text{V}$.
74HCT: Puntos críticos típicos TTL para $V_{dd} = 5\text{V} \Rightarrow V_{oh} = 2.4\text{V}$, $V_{ol} = 0.4\text{V}$, $V_{il} = 0.8\text{V}$ y $V_{ih} = 2\text{V}$.
- Familias 74AC y 74ACT (CMOS avanzado). Equivalen en prestaciones a la familia TTL ALS ($t_p \approx 5\text{ns}$, $I_o \approx 24\text{mA}$, $P_{est} \approx 0.55\mu\text{W}$). La serie AC tiene puntos críticos CMOS y la serie ACT puntos críticos TTL.
- Familias 74AHC y 74AHCT (CMOS avanzado de alta velocidad, $t_p \approx 4\text{ns}$, $I_o \approx 8\text{mA}$, $P_{est} \approx 2.75\mu\text{W}$). La serie AHC tiene puntos críticos CMOS y la serie AHCT puntos críticos TTL.
- Familias 74 a bajo voltaje: disminuye la potencia estática y dinámica:
 $V_{dd} = 3.3\text{V} \Rightarrow$ LV ($t_p \approx 6\text{ns}$, $I_o \approx 12\text{mA}$, $P_{est} \approx 1.6\mu\text{W}$); LVC ($t_p \approx 4\text{ns}$, $I_o \approx 24\text{mA}$, $P_{est} \approx 0.8\mu\text{W}$); ALVC ($t_p \approx 2\text{ns}$, $I_o \approx 24\text{mA}$, $P_{est} \approx 0.8\mu\text{W}$)
 $V_{dd} = 1.8\text{V}$ (de 0.8V a 2.7V) \Rightarrow Familia AUC ($t_p \approx 2\text{ns}$, $I_o \approx 8\text{mA}$)

Circuitos BiCMOS

- Utilizan las ventajas de las tecnologías bipolares y de las tecnologías MOS, a cambio la fabricación del circuito es más complicada y los circuitos son más caros.

Los circuitos MOS tienen una intensidad de entrada baja (nula en el caso ideal) y son muy adecuados para utilizarse en circuitos digitales al operar como conmutadores.

Los circuitos bipolares generan una alta intensidad de salida, lo que permite operar a alta velocidad bajo una alta carga de fanout.



- Familias BiCMOS

Alimentación a 5V. Series BCT ($t_p \approx 3\text{ns}$, $I_o = 188\text{ mA}$), ABT ($t_p \approx 5\text{ns}$, $I_o = 64\text{mA}$).

Alimentación a 3.3V. Series ALB ($t_p \approx 2.2\text{ns}$, $I_o = 25\text{ mA}$), LVT ($t_p \approx 3.5\text{ns}$, $I_o = 64\text{mA}$), ALVT ($t_p \approx 2.5\text{ns}$, $I_o = 64\text{mA}$).