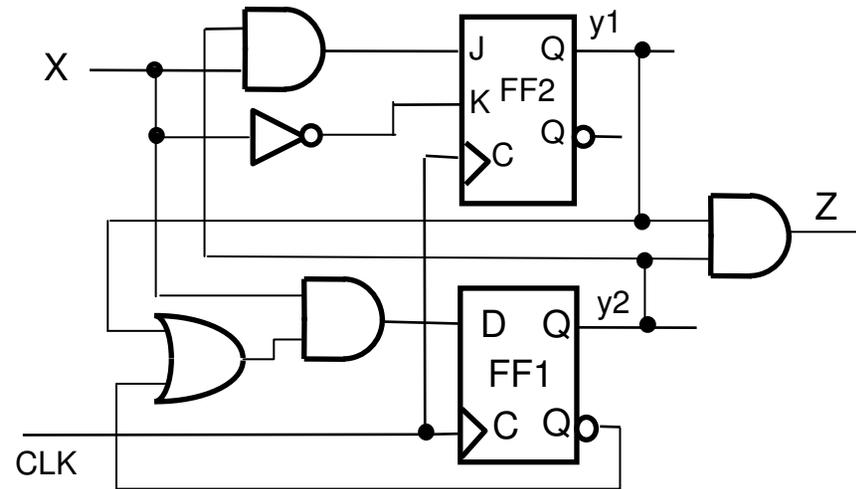
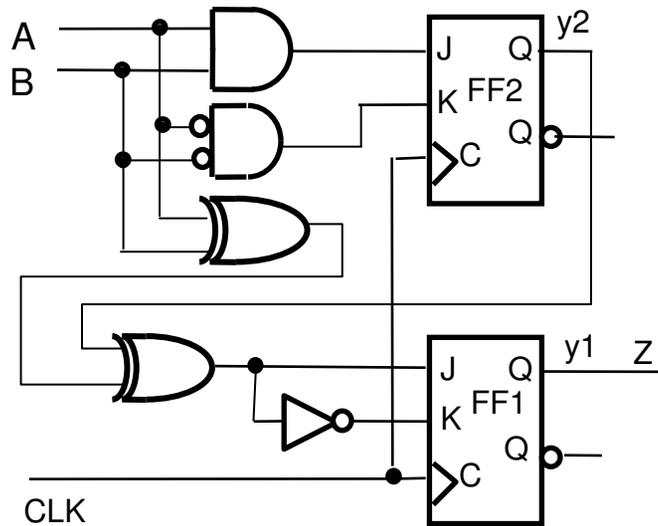
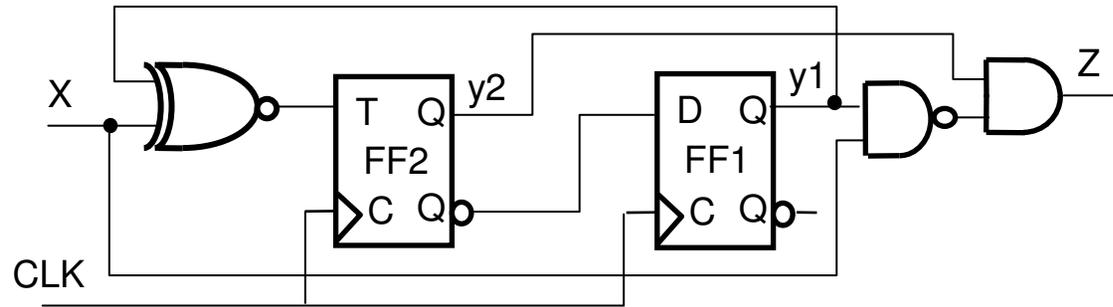


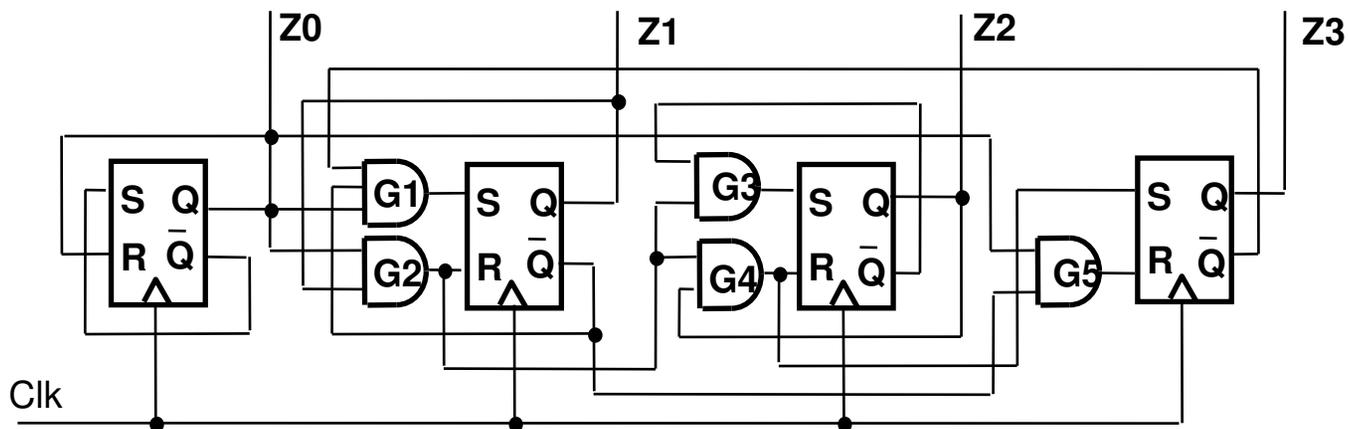
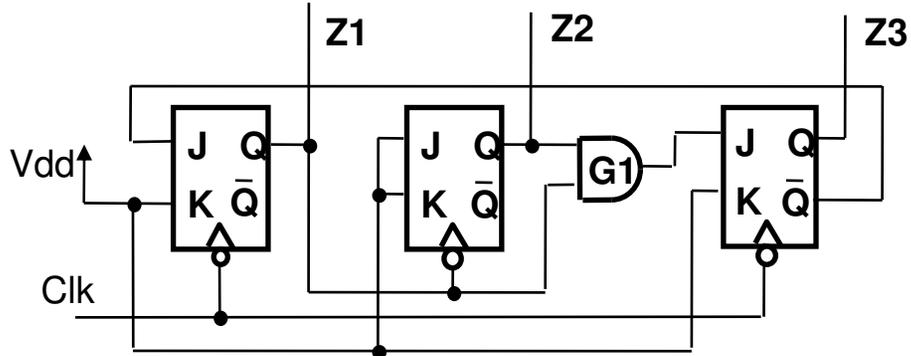
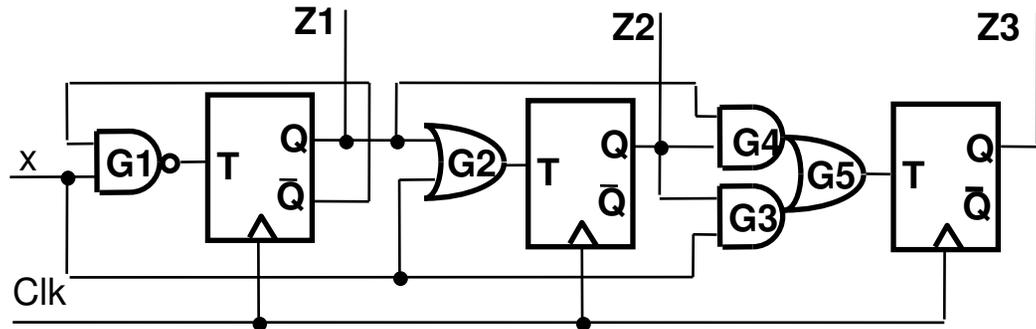
Problemas propuestos

- Analizar la operación del circuito hasta llegar a su diagrama de estados. Realizar la descripción del diagrama de estado en VHDL.



Problemas propuestos

- Analizar la operación de los siguientes circuitos digitales.

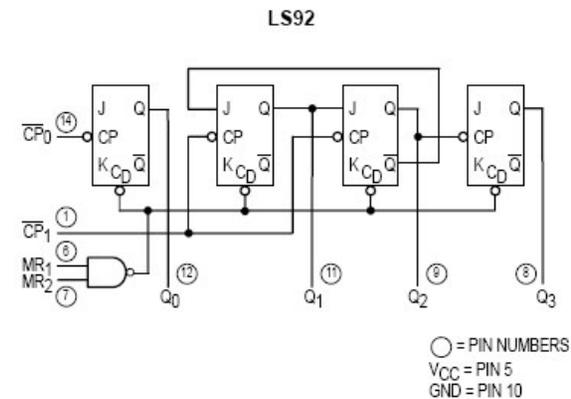
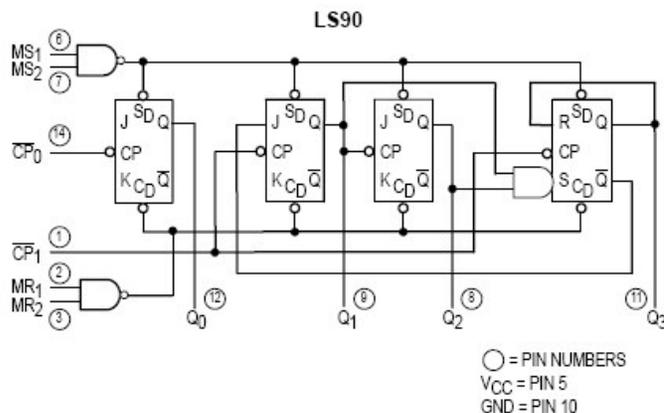


Problemas propuestos

- Con una señal de reloj de 1 Hz de frecuencia diseñar un reloj digital que marque las horas, minutos y segundos con el formato “a: h: m1m2: s1s2”, donde a indica si la hora marcada es AM o PM, h representa las horas y toma 12 valores distintos (de 0 a 11), m1m2 representan los minutos y los segundos en dos dígitos, m1 y s1 de seis valores (de 0 a 5), y m2 y s2 de diez valores (de 0 a 9). Utilizar para realizar el diseño únicamente los contadores 74LS90 y 74LS92 y, unos decodificadores que no hace falta diseñar, capaces de convertir los valores binarios generados por los contadores a los valores binarios pedidos como salidas.

El 74LS90 es un contador con dos modos de cuenta: divide por 2 (Q0) y divide por 5 (Q3Q2Q1), conectando la salida Q0 a la entrada de reloj CP1 se consigue un divide por 10.

El 74LS92 es un contador con dos modos de cuenta: divide por 2 (Q0) y divide por 6 (Q3Q2Q1), conectando la salida Q0 a la entrada de reloj CP1 se consigue un divide por 12.



Problemas propuestos

- Analizar la operación de los siguientes circuitos digitales realizados con registros de desplazamiento.

