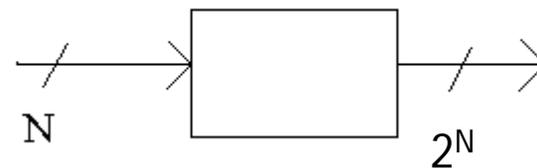


# DECODIFICADORES

Tienen como función detectar la presencia de una determinada combinación de bits en sus entradas y señalar la presencia de este código mediante un cierto nivel de salida.

Un decodificador posee  $N$  líneas de entrada para gestionar  $N$  bits y en una de las  $2^N$  líneas de salida indica la presencia de una o mas combinaciones de  $n$  bits.

Para cualquier código dado en las entradas solo se activa una de las  $N$  posibles salidas.

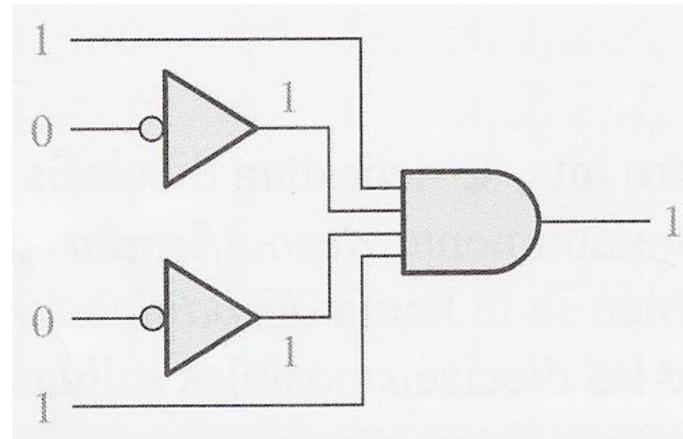


# TIPOS DE DECODIFICADORES

## 1. Decodificadores binarios básicos.

Cuando se quiere determinar cuando por ejemplo aparece 1001 en las entradas de un circuito digital.

Todas las entradas de la puerta AND están a nivel ALTO ya que dicha puerta produce una salida a nivel ALTO.

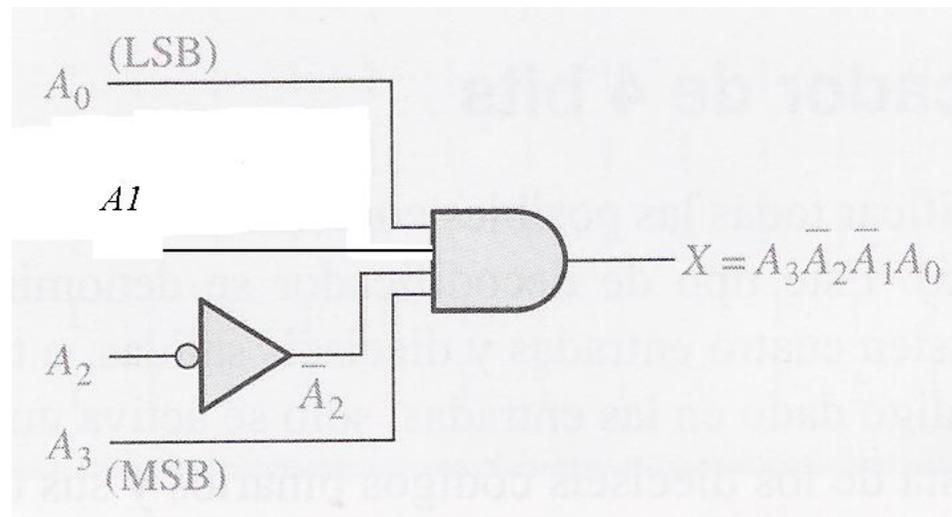


## EJEMPLO

determinar la lógica requerida para decodificar el número binario 1011 de manera que produzca un nivel alto en la salida.

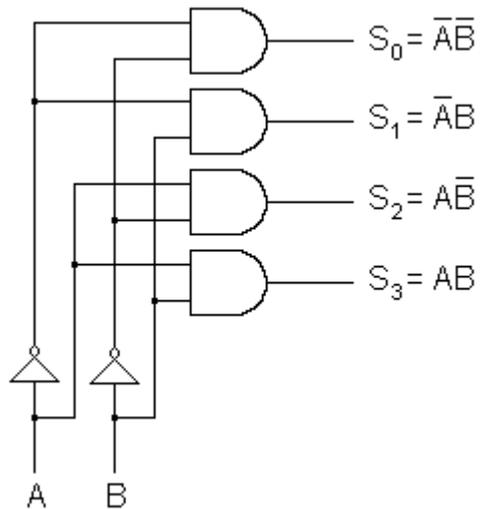
La salida será  $F = A_3 A_2 A_1 A_0$

La implementamos:     



# Funcionamiento

Ejemplo: decodificador 2 a 4.



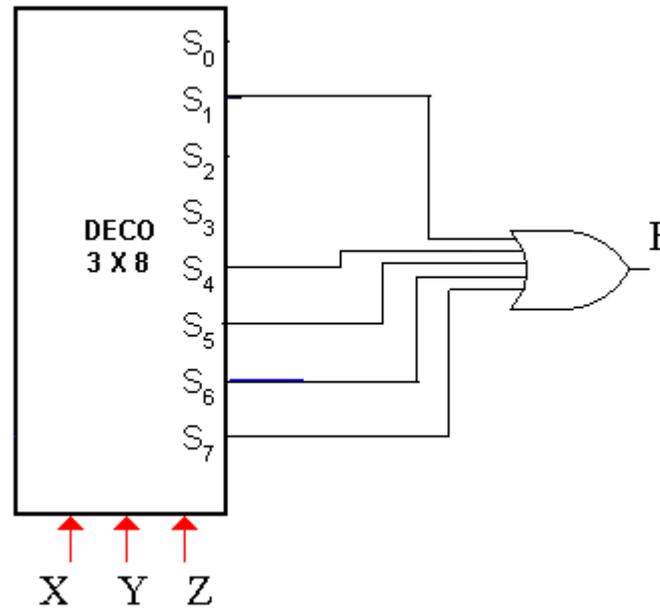
A	B	Out 3	Out 2	Out 1	Out 0
0	0	0	0	0	1
0	1	0	0	1	0
1	0	0	1	0	0
1	1	1	0	0	0

Observar que de las 4 salidas son la correspondiente al valor decimal de la entrada es la que está en 1.

Un decodificador también puede utilizarse para implementar funciones lógicas en la forma SOP, basta colocar una compuerta OR que tome todas las salidas correspondientes para las cuales la función tiene que valer 1.

Ejemplo:  $F = \bar{X} \bar{Y} Z + \bar{X} Y \bar{Z} + X \bar{Y} \bar{Z} + X Y \bar{Z} + X Y Z$ .

X	Y	Z	F
0	0	0	0
0	0	1	1
0	1	0	0
0	1	1	0
1	0	0	1
1	0	1	1
1	1	0	1
1	1	1	1



## **2. El decodificador de 4 bits ó decodificador 1 de 16.**

Se utiliza para poder decodificar todas las combinaciones de 4 bits.

Para cualquier código dado en las entradas solo se activa una de las posibles dieciséis salidas.

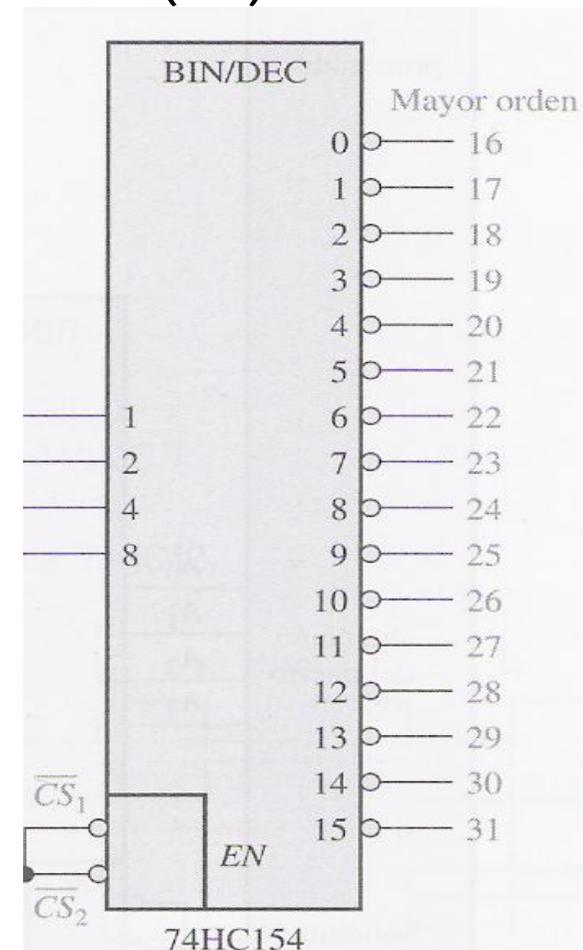
Si requerimos una salida a nivel bajo, el decodificador de puede implementar con puertas NAND e inversores, uno por cada salida.

A continuación se muestra la tabla de verdad de un decodificador 1 de 16 con salidas activas a nivel alto.



Ejemplo: El decodificador 1 de 16 74HC154.

Se trata de un decodificador en circuito integrado. Este dispositivo tiene una función de enable. En las entradas de selección de chip  $\overline{CS1}$  y  $\overline{CS2}$  se quiere un nivel bajo para obtener en la salida de la puerta de activación (EN) un nivel alto.



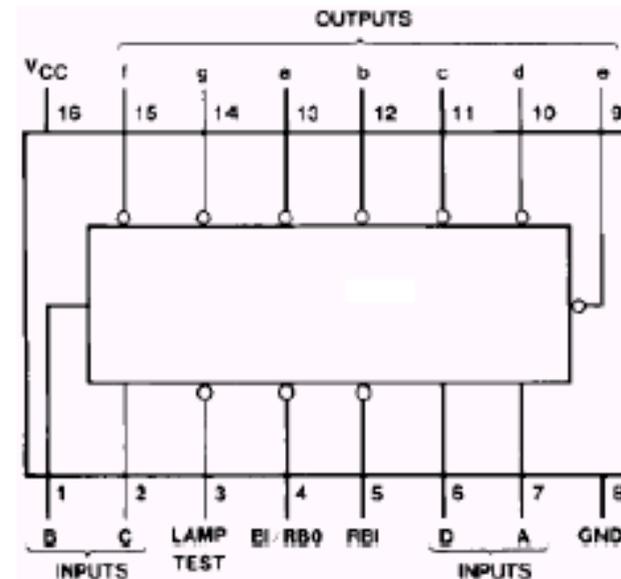
#### 4. El decodificador BCD a decimal.

Convierte cada código BCD en uno de los diez posibles dígitos decimales.

El método de implementación es el mismo que para un decodificador 4 a 16, pero con la diferencia de que las salidas son solo 10.

Obtendremos salidas activas a nivel ALTO y BAJO implementando las funciones con puertas AND y NAND respectivamente.

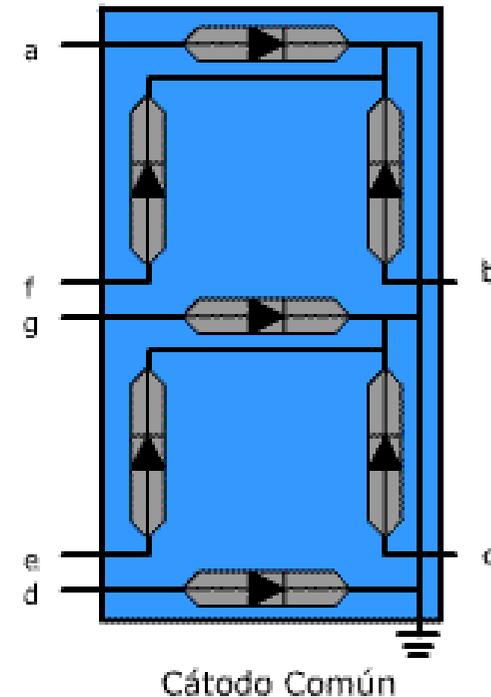
Codificador 7447



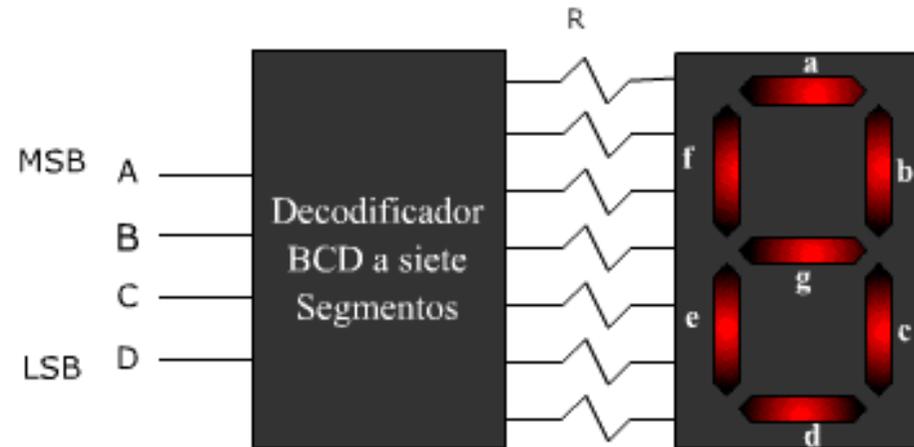
## 5. Decodificadores BCD a 7 segmentos

Es un circuito combinacional que permite un código BCD en sus entradas y en sus salidas activa un display de 7 segmentos para indicar un dígito decimal.

El display está formado por un conjunto de 7 leds conectados en un punto común en su salida, bien en ánodo común ó cátodo común.



El decodificador requiere de una entrada en código decimal binario BCD y siete salidas conectadas a cada segmento del display.



	<b>A</b>	<b>B</b>	<b>C</b>	<b>D</b>	<b>a</b>	<b>b</b>	<b>c</b>	<b>d</b>	<b>e</b>	<b>f</b>	<b>g</b>
0	0	0	0	0	1	1	1	1	1	1	0
2	0	0	1	0	1	1	0	1	1	0	1
4	0	1	0	0	0	0	1	0	0	1	1
7	0	1	1	1	1	1	1	0	0	0	0
9	1	0	0	1	1	1	1	0	0	1	1

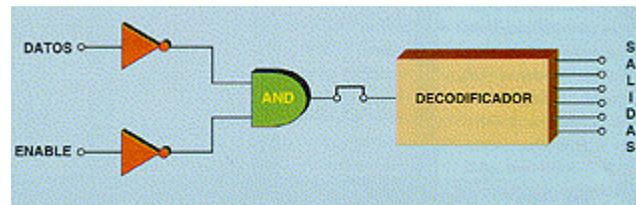
# Aplicaciones

Los decodificadores se emplean fundamentalmente para seleccionar los diferentes puertos de E/S ( entrada/salida) y así la computadora pueda comunicarse con los diferentes dispositivos externos ( periféricos). Estos decodificadores son conocidos como decodificador de direcciones de puertos.

Direccionar una localidad de memoria, conversión de datos binarios,...

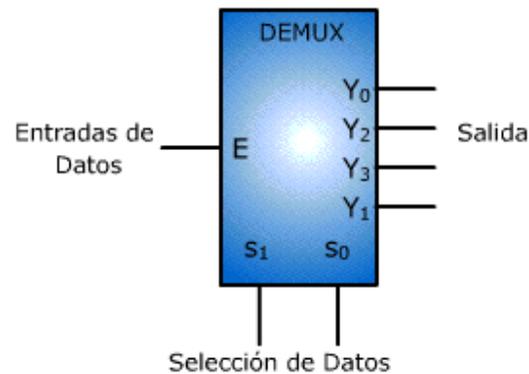
# Demultiplexores

- Una de las aplicaciones más características de los decodificadores es su transformación en los circuitos digitales denominados demultiplexores. Un decodificador se convierte en un demultiplexor añadiéndole una señal más a su circuitería interna.



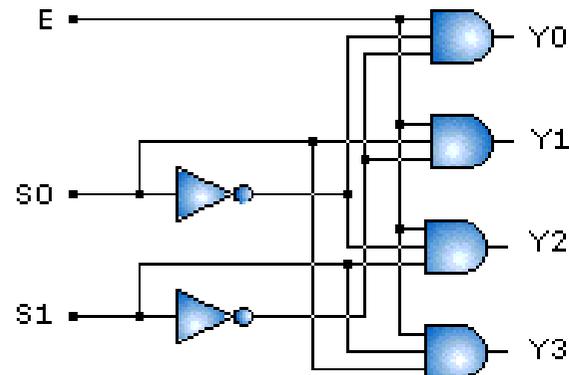
- El demultiplexor es un circuito destinado a transmitir una señal binaria a una determinada línea, elegida mediante un seleccionador, de entre las diversas líneas existentes, es decir, es un circuito que tiene una entrada de datos  $E$  y  $n$  entradas de selección  $Y$ . El circuito puede tener hasta  $m$  salidas donde  $m$  es menor o igual a  $2^N$ .

- En la figura se observa el diagrama de bloques de un demultiplexor



- Aunque las funciones que realizan el decodificador y el demultiplexor son distintas, si se considera que el decodificador dispone de una entrada de habilitación (Enable) sus implementaciones circuitales son idénticas.

- La figura muestra un demultiplexor de 1 a 4 líneas. Las líneas de selección de datos activan una compuerta cada vez y los datos de la entrada pueden pasar por la compuerta hasta la salida de datos determinada. La entrada de datos se encuentra en común a todas las *AND*.

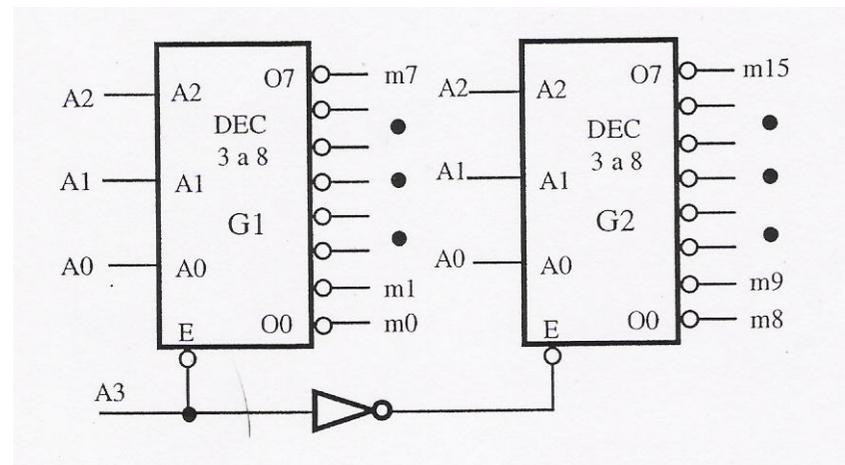


- En la figura anterior la entrada E del demultiplexor sirve como entrada de habilitación del decodificador, si es 0 lógico toda las salidas están a 0 y si es 1 lógico no influye en las puertas AND y es como si no estuviese en el circuito, operando como un decodificador.

S1	S0	Y0	Y1	Y2	Y3
0	0	1	0	0	0
0	1	0	1	0	0
1	0	0	0	1	0
1	1	0	0	0	1

- En la tabla de verdad observamos que las salidas se corresponden con el valor binario de las entradas de selección, si por ejemplo, las entradas de selección representan el numero 2, la salida que tomara 1 será Y2.

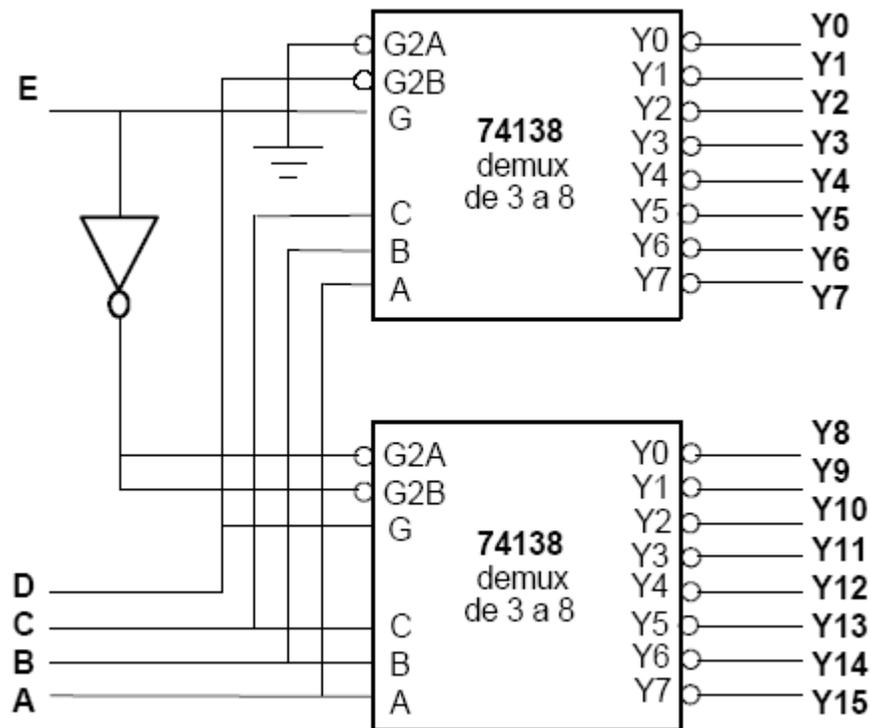
- Los circuitos decodificadores pueden expandirse utilizando las entradas de habilitación funcionando así como demultiplexores.
- La siguiente figura muestra la implementación de un DEC 4 a 16 en base a decodificadores de menos salidas (3 a 8) utilizando A3 de habilitación.



- Si A3 toma el valor de tensión bajo, 0 lógico, se habilita el DEC G1 y se deshabilita el DEC G2 (sus salidas están a 0), ahora en función de los valores de A2, A1 y A0 se selecciona que salida toma valor 1 dentro de G1.
- Si A3 toma el valor de tensión alto, 1 lógico, se deshabilita el DEC G1 y se habilita el DEC G2, como en el caso anterior el valor de la salida dentro de G2 depende de los valores de A2, A1 y A0.

## •Ejemplo1

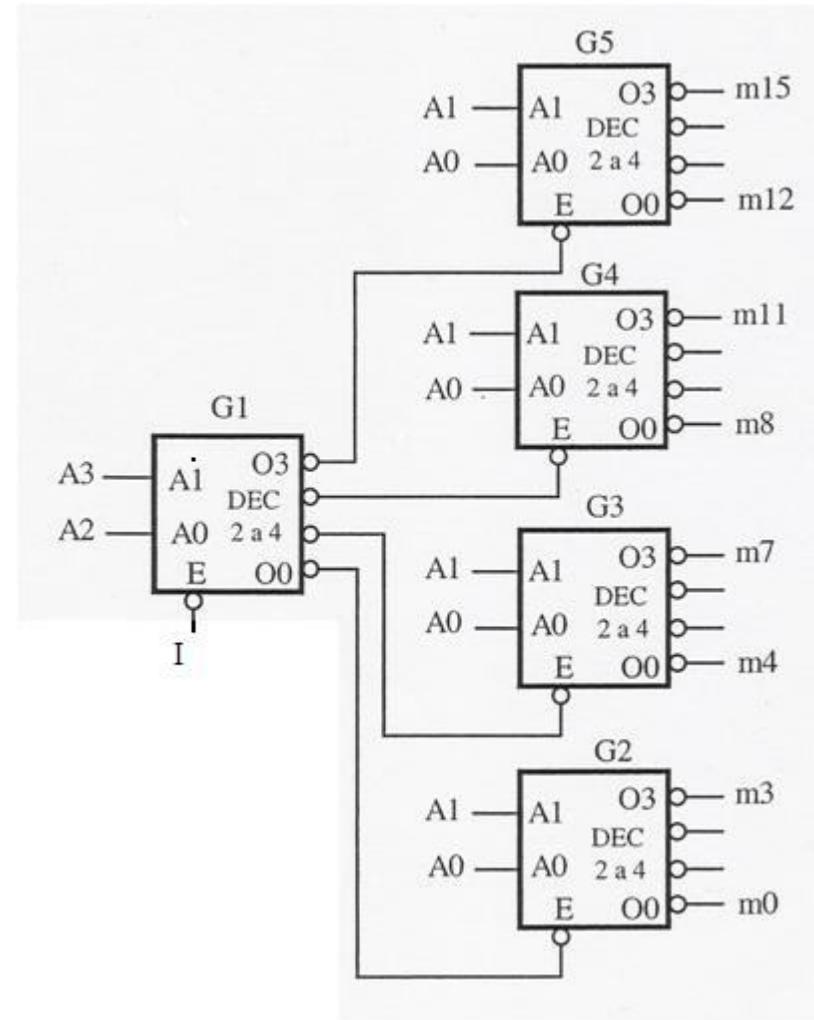
En la siguiente figura se muestra como se implementaría un demux de 1 a 16 usando circuitos 74138



## •Ejemplo2

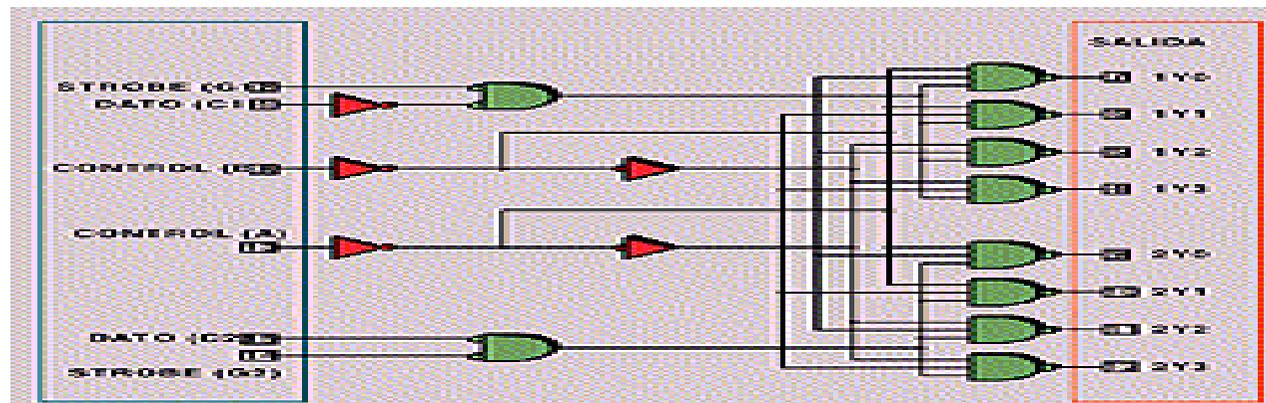
Utilizamos el esquema de un decodificador mas la entrada de habilitación para utilizarlo como un DMUX "1 de 16".

- Si A3 y A2 toman valores bajos de tensión (00 lógico), se habilita el DEC 2 y se deshabilitan los demás y a través de A1 y A0 se selecciona que salida toma valor lógico 1 dentro de G2, se selecciona una de las salidas de 0 a 3 de G2.

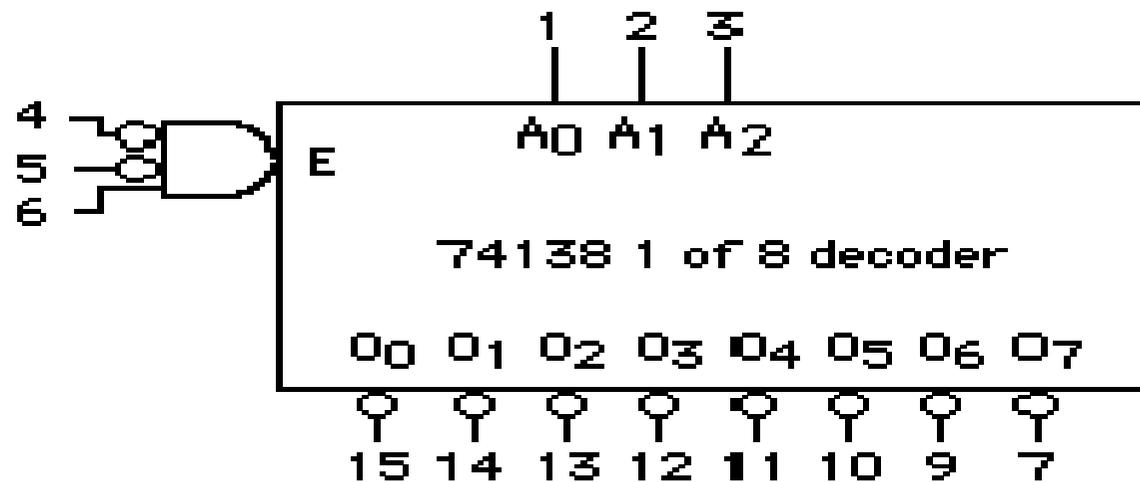


- Si A3 y A2 toman valores de tensión 01 lógico se habilita el DEC 3 y se deshabilitan los demás y a través de A1 y A0 se selecciona que salida toma valor lógico 1 dentro de G3, se selecciona una de las salidas de 4 a 7 de G3.
- Si A3 y A2 toman valores de tensión 10 lógico se habilita el DEC 4 y se deshabilitan los demás y a través de A1 y A0 se selecciona que salida toma valor lógico 1 dentro de G4, se selecciona una de las salidas de 8 a 11 de G4.
- Si A3 y A2 toman valores de tensión altos (11 lógico), se habilita el DEC 5 y se deshabilitan los demás y a través de A1 y A0 se selecciona que salida toma valor lógico 1 dentro de G5, se selecciona una de las salidas de 12 a 15 de G5.
- La entrada de habilitación en este dec/demux está asertada baja lo que quiere decir que para valores bajos (0 lógico) el circuito funciona como decodificador pero para valores altos (1 lógico) todas las salidas quedan asertadas a 0

- En la práctica, no existen circuitos integrados demultiplexores, sino que se fabrican circuitos decodificadores/demultiplexores, que en realidad son decodificadores con entrada de inhibición ("enable" o "strobe"). En la figura se muestra la construcción mediante puertas lógicas de un decodificador/demultiplexor de 2 a 4 líneas



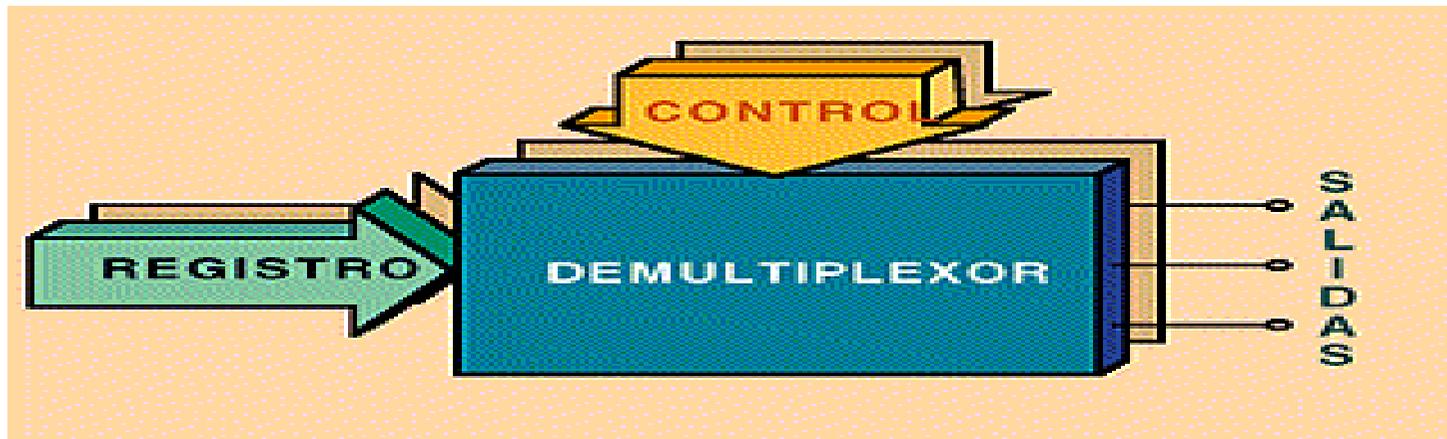
- En catálogos podemos encontrar distintos tipos de DEC/DMUX como el 74-138 que es un DEC/DMUX "1 de 8" en el que disponemos de tres entradas de habilitación: E1 y E2 asertadas bajas y E3 asertada alta, además de las tres entradas de dirección A0, A1 y A2 (asertadas altas) y las ocho salidas correspondientes asertadas bajas.



Vcc Pin 16 Gnd Pin 8

If Enable is not active (ie LOW), all outputs are HIGH, otherwise one output is active (LOW)

- Como aplicaciones de los demultiplexores podemos destacar la transferencia de información que es una operación básica en cualquier sistema digital por lo que consideraremos en este caso la utilización de multiplexores y demultiplexores en el proceso de transferencia entre registros.



## Descripción VHDL. Decodificador 2 a 4

```
library ieee;
use ieee.std_logic_1164.all;
entity dec is
    port(X :in std_logic vector ( 1 downto 0);
          E:out std_logigc ;
          O:out std_logic vector(3 downto 0));
end dec;

architecture funcion of dec is
begin
process(X,E)
begin
    If E='0' then
        O <="0000";
```

else

case X is

when "00" => O <= "0001";

when "01" => O <= "0010";

when "10" => O <= "0100";

when "11" => O <= "1000";

when others => O <= "0000";

end case;

end if;

end process;

end funcion;