

Codificadores con Prioridad

- Un **codificador** es un circuito combinatorial con $2N$ entradas y N salidas, cuya misión es presentar en la salida el código binario correspondiente a la entrada activada



Codificadores con Prioridad

- En estos sistemas, cuando existe más de una señal activa, la salida codifica la de mayor prioridad (generalmente correspondiente al valor decimal más alto). Adicionalmente, se codifican dos salidas más: una indica que ninguna entrada está activa, y la otra que alguna entrada está activa. Esta medida permite discernir entre los supuestos de que el circuito estuviera deshabilitado por la no activación de la señal de capacitación, que el circuito no tuviera ninguna entrada activa, o que la entrada número 0 estuviera activada.

Codificadores con Prioridad

- También entendemos como codificador, un esquema que regula una serie de transformaciones sobre una señal o información. Estos pueden transformar un señal a una forma codificada usada para la transmisión o cifrado o bien obtener la señal adecuada para la visualización o edición (no necesariamente la forma original) a partir de la forma codificada.
- En este caso, los codificadores son utilizados en archivos multimedia para comprimir audio, imagen o video.

Codificadores con Prioridad

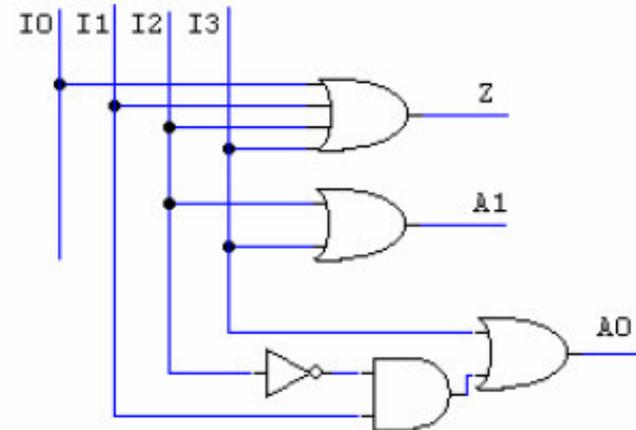
- Codificador de prioridad de 4 a 2, con una salida Z que indica si alguna entrada esta a 1

I0	I1	I2	I3	A1	A0	Z
X	X	X	1	1	1	1
X	X	1	0	1	0	1
X	1	0	0	0	1	1
1	0	0	0	0	0	1
0	0	0	0	0	0	0

$$A1 = I3 + \bar{I3} I2 = I3 + I2$$

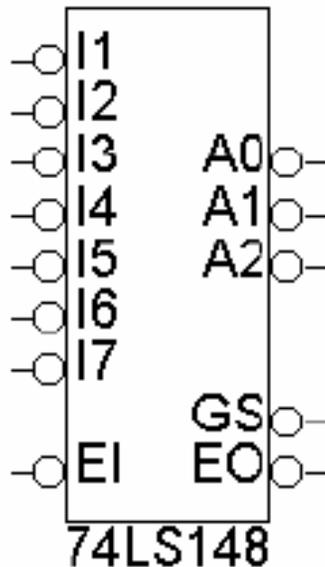
$$A0 = I3 + \bar{I3} \bar{I2} I1 = I3 + \bar{I2} I1$$

$$Z = I3 + I2 + I1 + I0$$



Codificadores con Prioridad

Codificadores de prioridad 74148, de 8 a 3 líneas.



/EI: Habilitación

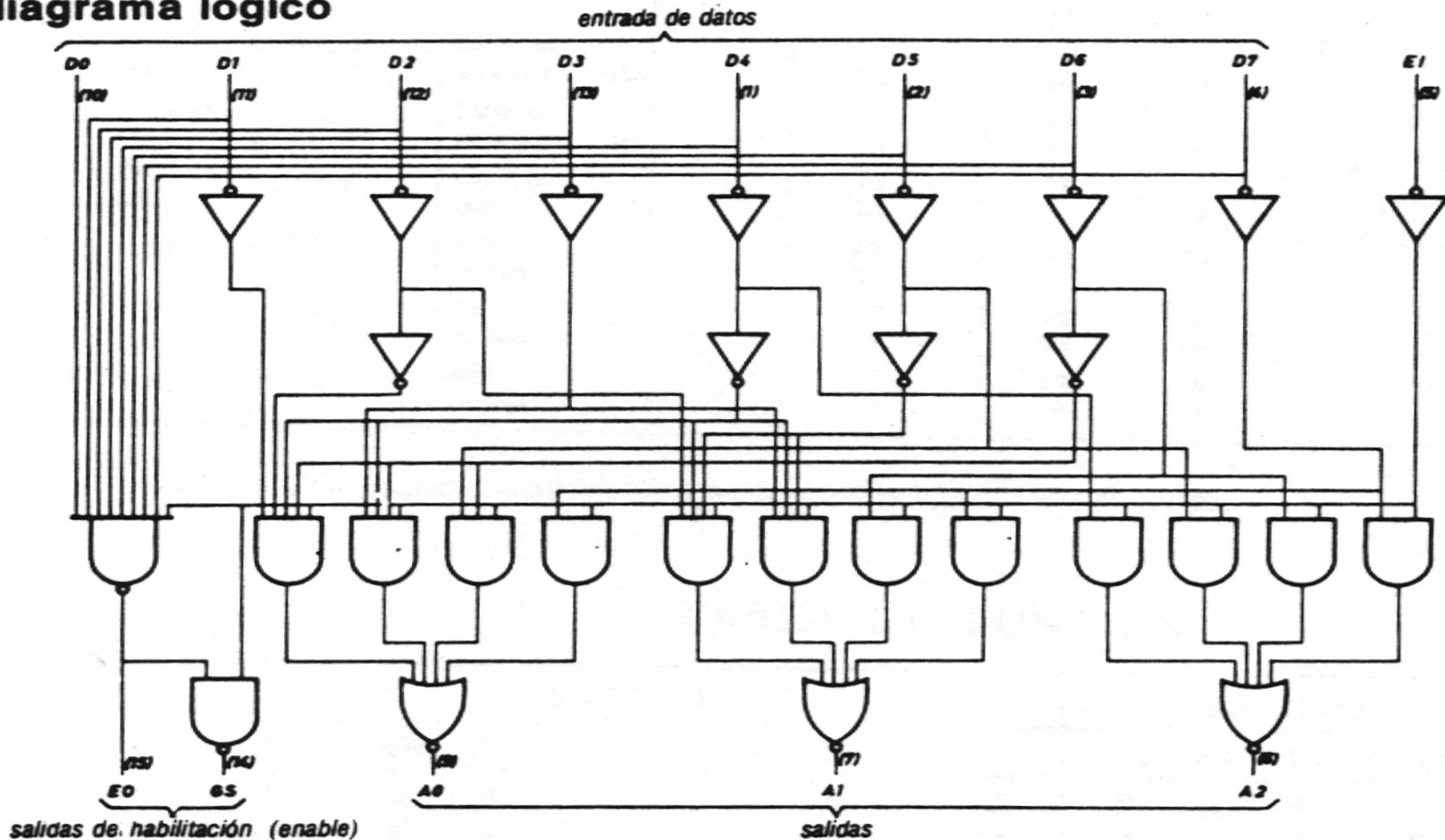
/GS: es 0 cuando el dispositivo está habilitado y una o más de sus entradas está activa

/EO: salida para habilitar otro decodificador de más baja prioridad

Codificadores con Prioridad

Codificador de 8 a 3 líneas

diagrama lógico



Codificadores con Prioridad

TABLA DE FUNCIÓN

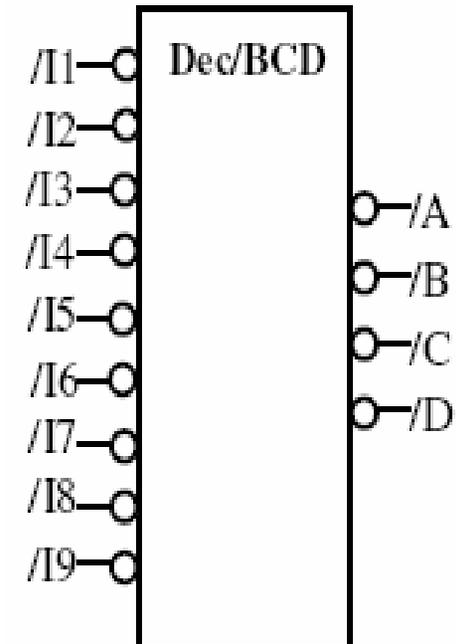
ENTRADAS									SALIDAS				
E1	D0	D1	D2	D3	D4	D5	D6	D7	A2	A1	A0	GS	EO
H	X	X	X	X	X	X	X	X	H	H	H	H	H
L	H	H	H	H	H	H	H	H	H	H	H	H	L
L	X	X	X	X	X	X	X	L	L	L	L	L	H
L	X	X	X	X	X	X	L	H	L	L	H	L	H
L	X	X	X	X	L	H	H	H	L	H	H	L	H
L	X	X	L	H	H	H	H	H	H	L	H	L	H
L	X	L	H	H	H	H	H	H	H	H	L	L	H
L	L	H	H	H	H	H	H	H	H	H	H	L	H

H = Nivel lógico alto, L = nivel lógico bajo, X = Cualquier nivel

Codificadores con Prioridad

La figura siguiente representa el diagrama lógico del circuito 74147, que es un codificador de **prioridad** de Decimal a BCD natural (de 9 a 4 líneas).

/I1	/I2	/I3	/I4	/I5	/I6	/I7	/I8	/I9	/A	/B	/C	/D
X	X	X	X	X	X	X	X	0	0	1	1	0
X	X	X	X	X	X	X	0	1	0	1	1	1
X	X	X	X	X	X	0	1	1	1	0	0	0
X	X	X	X	X	0	1	1	1	1	0	0	1
X	X	X	X	0	1	1	1	1	1	0	1	0
X	X	X	0	1	1	1	1	1	1	0	1	1
X	X	0	1	1	1	1	1	1	1	1	0	0
X	0	1	1	1	1	1	1	1	1	1	0	1
0	1	1	1	1	1	1	1	1	1	1	1	0
1	1	1	1	1	1	1	1	1	1	1	1	1



Codificadores con Prioridad

- Descripción VHDL de un Codificador con prioridad de 8 a 3

```
library ieee;
use ieee.std_logic_1164.all;

entity CodConPrioridad8a3 is
port (D: in std_logic_vector(7 downto 0);
      G: in std_logic;
      SALIDAS: out std_logic_vector(2 downto 0);
);
end CodConPrioridad8a3;

architecture funcional of CodConPrioridad8a3 is
begin
SALIDAS <= "000" when G/= '1' else
           "000" when D(0) = '1' else
           "001" when D(1) = '1' else
           "010" when D(2) = '1' else
           "011" when D(3) = '1' else
           "100" when D(4) = '1' else
           "101" when D(5) = '1' else
           "110" when D(6) = '1' else
           "111" when D(7) = '1' else
           "000"
end funcional;
```

Problemas Propuestos

- Escriba la tabla de verdad de un decodificador de prioridad de 8 entradas con Ein, GS, y Eout. Diseñe un codificador de prioridad de 10 entradas utilizando el codificador de prioridad de 8 entradas y el mínimo número de puertas AND, OR Y NOT necesarias.
- Diseñe un codificador de prioridad de cuatro entradas (I0, I1, I2 e I3) que disponga de una entrada de habilitación (E) y una salida de control (G) que indique si la salida de datos es correcta o no. Las señales de control serán activadas a nivel bajo. Tanto las entradas como las salidas de datos (O0 y O1) serán activadas a nivel alto.